UNIVERSIDADE DO VALE DO RIO DOS SINOS - UNISINOS UNIDADE ACADÊMICA DE GRADUAÇÃO CURSO DE ENGENHARIA ELETRÔNICA

PATRÍCIO ADANS DO CANTO BISCHOFF

PROJETO E IMPLEMENTAÇÃO DE UM PROTÓTIPO DE MICROINVERSOR PARA GERAÇÃO FOTOVOLTAICA

São Leopoldo 2022 PATRÍCIO ADANS DO CANTO BISCHOFF

PROJETO E IMPLEMENTAÇÃO DE UM PROTÓTIPO DE MICROINVERSOR PARA GERAÇÃO FOTOVOLTAICA

Trabalho de Conclusão de Curso apresentado como requisito parcial para obtenção do título de Bacharel em Engenharia Eletrônica, pelo Curso de Engenharia Eletrônica da Universidade do Vale do Rio dos Sinos - UNISINOS

Orientador: Prof. Dr. João Olegário de O. de Souza

RESUMO

O presente Trabalho de Conclusão de Curso apresenta o estudo e desenvolvimento de um protótipo de hardware de microinversor para geração fotovoltaica.

O estudo busca na revisão bibliográfica identificar e compreender os elementos dos Sistemas de Energia Fotovoltaicos; compreender o princípio de funcionamento das células solares; como a tecnologia de semicondutores é aplica na concepção de módulos geradores de energia; como é o comportamento da geração nos módulos com a variação da irradiação; o comportamento da Tensão e Corrente em função de questões ambientes, como temperatura; a maneira que se obtém máxima transferência de potência em um conjunto numeroso de módulos; os componentes para o Sistema de Conversão que reuni geradores na entrada e converte a energia no padrão de saída para distribuição na rede elétrica, como esse sistema opera de forma autônoma para garantir a segurança e máxima eficiência; e os meios eletrônicos que os equipamentos utilizam para transformar a forma de onda, como elevação de tensão, modulação e filtro, e chegando no formato senoidal com as qualificações de distribuição exigida nas normas. Também, apresenta estudos que implementam tecnologias viáveis para obter o melhor desempenho na conversão de energia.

No desenvolvimento a primeira etapa foi definir uma lista de premissas e a partir dessa, uma outra lista com requisitos e especificações almejadas, não sendo necessariamente atendidos, porque a limitação foi dada pelo próprio projeto e recursos. Para obter a noção da operação do futuro sistema foi elaborado a Teoria Geral de Funcionamento do microinversor que visou prever os estados, elementos e comportamento do sistema, projetando a imagem do que vem a ser a Proposta para a Eletrônica. Na Proposta Eletrônica do sistema é apresentado os elementos que fazem parte da operação, de *hardware* e *software*, descrevendo cada um deles. Na etapa de design dos circuitos eletrônicos os blocos da Proposta Eletrônica são rearranjados condensando os blocos em setores de tratamento eletrônico, onde os circuitos são conceitualmente validados e os componentes principais são dimensionados. A implementação do hardware começa em selecionar os componentes e elaborar o *layout*, com a estratégia de separar os circuitos para reduzir o acoplamento entre eles, minimizando as interferências de ruídos provenientes das etapas de alta frequência.

A verificação do *hardware* aconteceu diretamente sobre o protótipo montado, energizando a fonte separadamente e fazendo a verificação das tensões de saída. Com isso obtive as condições básicas para executar as rotinas de teste do *firmware* de teste. A primeira rotina de teste foi de captura dos sinais tratados pelo condicionar de sinais que chegam ao sistema microcontrolado, para então realizar o primeiro acionamento do Conversor de Elevação de Tensão e acompanhar a ascensão do barramento DC de 0 a 290 Vdc. Com as condições de alimentação do conversor DC/AC, a modulação PWM senoidal foi acionada, criando a tensão AC de 150 Vac em 60 Hz.

Palavras-chave: Conversão de Energia, Micro inversor, Energia renovável, Geração Fotovoltaica.

LISTA DE FIGURAS

Figura 1 – Efeito PV de conversão da energia Fóton em tensão na junção p-n	.18
Figura 2 – Estrutura básica para uma célula PV com características de performano	ce
aumentadas (malha coletora em prata, revestimento antirreflexo e cobertura de	
proteção em vidro)	.18
Figura 3 – Várias células PV compondo um modulo, e vários módulos compondo ι	JM
arranjo	.19
Figura 4 – Circuito equivalente de um modulo PV mostra fuga de corrente a terra e	Э
diodo	.20
Figura 5 – Corrente vs. Tensão (I-V) característica para modulo PV na luz do sol e	;
no escuro	.22
Figura 6 – Curva característica Potência vs. Tensão (P-V) para um modulo PV sob	ore
luz do sol	.23
Figura 7 – Efeito da temperatura na curva I-V característica da célula solar	.25
Figura 8 – Sistema potência PV com controle de Rastreio de Pico de Potência	.27
Figura 9 – Instalação típica residencial de geração solar conectada à rede	.30
Figura 10 – Diagrama de blocos com os elementos principais para um Inversor	.32
Figura 11 – Ponte completa para inversor	.34
Figura 12 – Meia ponte H com ponto neutro grampeado	.36
Figura 13 – Topologia com <i>flyback</i> para elevação de tensão e modulação em	
multinível	.37
Figura 14 – Comparativos entre as perdas dos designs, da proposta e convencion	al.
	.38
Figura 15 – Exemplo inversor com transformador de baixa frequência na linha	.38
Figura 16 – Inversor PV com elevação de tensão por transformador de alta	
frequência	.39
Figura 17 – Topologia proposta, para inversor boost no primário com transformado	or
de alta frequência isolando as partes DC e AC	.40
Figura 18 – Resultados nas formas de onda para simulação, mostra os sinais da	
rede e <i>Link-DC</i>	.41
Figura 19 – Fluxo para o Método de Desenvolvimento	.44
Figura 20 – Diagrama em blocos de alto nível para TM4C123GH6PM	.48
Figura 21 – Diagrama em blocos para ESP32-WROOM-32UE	.49

Figura 22 – Circuito condicionador de sinal, usando para sensor de corrente	51
Figura 23 – Blocos com as tensões da conversão de potência	54
Figura 24 – Elementos obter as tensões previstas	54
Figura 25 – Diagrama de blocos geral para o sistema	56
Figura 26 – Modulo ESP-32-WROOM-32 com Wi-Fi integrado	62
Figura 27 – Circuito do conversor de elevação de tensão DC	63
Figura 28 – Circuita para simulação do grampeamento de tensão ativo	64
Figura 29 – Sinais da simulação para modulação PWM com ondulação	64
Figura 30 – Esquema conversor tensão DC para AC	68
Figura 31 Resposta em frequência da saída do filtro LCL	68
Figura 32 – Circuito de simulação para modulação PWM sobre filtro LCL	69
Figura 33- Simulação PWM aplicado a entrada filtro LCL	69
Figura 34 – Tensão de saída simulada do conversor DC/AC	70
Figura 35 – Circuito sensor de corrente AC	71
Figura 36 – Resposta em frequência do filtro	72
Figura 37 – Circuito filtro EMI	72
Figura 38 – Circuito de proteção e conexão com rede	73
Figura 39 – Circuito sensor de tensão AC da rede	74
Figura 40 – Sinal do circuito sensor tensão AC simulado, mostra saída em função	D
das entradas A e B	74
Figura 41 – Circuito de tensão de referência	75
Figura 42 – Circuito de adaptação de tensão	75
Figura 43 – Circuito sensor de corrente por resistor <i>shunt</i>	76
Figura 44 – Circuito detector tensão de cruzamento por zero	76
Figura 45 – Circuito acionamento isolado chaves	77
Figura 46 – Circuito acionamento não isolado	77
Figura 47 – Circuito do controle digital	79
Figura 48 – Circuito fonte de alimentação do sistema	82
Figura 49 – Visualização, vista superior, do modelo 3D do <i>hardware</i>	83
Figura 50 – Visualização, vista superior, do <i>layout</i> do <i>hardware</i>	84
Figura 51 – Fluxograma para rotina de geração senoidal	86
Figura 52 – Conjunto de equipamentos uso para realizar os testes do protótipo	87
Figura 53 – Vista superior do protótipo de hardware	88
Figura 54 – Vista inferior do protótipo de <i>hardware</i>	88

Figura 55 – Pulsos de partida, tensão sobre MOSFET Q1	90
Figura 56 – Modulação de controle estável, após partida	91
Figura 57 – Tensão principal de 5 V, rampa de estabilização	92
Figura 58 – Tensão de 14 V, rampa de estabilização	93
Figura 59 – Corte da alimentação na tensão de 5 V	94
Figura 60- Corte de alimentação de 14 V	94
Figura 61 – Tensão na AC na entrada rede	95
Figura 62 – Sinal capturado pelo canal analógico na linha AC	96
Figura 63 – Sinal na saída do sensor de corrente AC para corrente de 0,48 A	97
Figura 64 – Sinal capturado pelo canal analógico para a corrente AC	97
Figura 65 – Sinal de tensão sobre a MOSFET Q13 meia ponte H do primário	98
Figura 66 – Tensão no barramento DC na partida do inversor	99
Figura 67 – Ondulação na tensão barramento DC	100
Figura 68 – Modulação PWM senoidal entrada filtro LCL	101
Figura 69 – Modulação PWM entrada filtro LCL, transição positiva	101
Figura 70 – Modulação PWM entrada filtro LCL, tempo neutro na transição	102
Figura 71 – FFT entrada do filtro LCL	102
Figura 72 – Tensão senoidal de saída do filtro LCL	103
Figura 73 – Tensão senoidal de saída do filtro LCL, medida frequência fundame	ntal.
	104
Figura 74 – FFT na saída do filtro LCL	105
Figura 75 – Inicialização do hardware para captura analógica	112
Figura 76 – Envio pelo canal serial dos registros	112
Figura 77 – Inicialização PWM Senoidal (Parte 1)	113
Figura 78 – Rotina de tratamento de interrupção PWM senoidal	114
Figura 79 – Tratamento Interrupção ADC	114
Figura 80 - Inicialização PWM Senoidal (Parte 2)	115
Figura 81 - Inicialização PWM Senoidal (Parte 3)	116

LISTA DE TABELAS

53	Tabela 1 – Lista de definições dos requisitos para Inversor P'
da fonte80	Tabela 2 – Lista de parâmetros de entrada para dimensionan
106	Tabela 3 – Parâmetros medidos com analisador de energia.

LISTA DE SIMBOLOS

R_s	Resistência série
R_{sh}	Resistência de fuga para terra
Voc	Tensão de circuito aberto
I_d	Corrente de saturação do diodo
Q	Carga elétrica elementar do elétron
k	Constante de Boltzmann
Т	Temperatura em escala absoluta
η	Eficiência
I _{sc}	Corrente de curto-circuito
ΔT	Variação da temperatura
P_0	Potência na condição padrão
ΔP	Variação de potência
ΔV	Variação de tensão
ΔI	Variação de corrente
Z_d	Impedância dinâmica
Z_s	Impedância estática
V_{mp} , V_{mpp}	Tensão de máxima potência
δ	Ângulo de incidência
Ε	Energia em kWh
A_{PV}	Área do painel
V_{PE}	Tensão com referência à potência terra
C_{PV}	Capacitância de filtro para gerador fotovoltaico
V_{VP}	Tensão sobre o modulo fotovoltaico
C _{des}	Capacitância de desacoplamento
P _{MPP}	Potência no ponto de máxima potência
fond	Frequência da ondulação
C_{gram}	Capacitância do capacitor do grampeador de tensão
I_p	Corrente de pico
D_{max}	Ciclo ativo máximo
V _{max}	Tensão máxima
f	Frequência

Capacitância do filtro barramento de tensão
Resistencia de shunt (derivação)
Corrente média
Corrente direta no diodo
Tensão reversa sobre diodo
Tensão sobre filtro de barramento de tensão
Velocidade angular de base para o filtro
Velocidade angular de ressonância do filtro.
Velocidade angular da portadora PWM
Corrente de ondulação
Frequência de ressonância
Frequência da portadora PWM
Impedância de entrada
Potência de entrada
Tensão de entrada
Velocidade angular de corte do filtro
Frequência de corte para -3 dB
Sobre tensão no indutor
Número de voltas bobina do primário
Número de voltas bobina do secundário
Fator de indutância
Ampere (Corrente elétrica)
Volt (Tensão elétrica)
Hertz (Frequência)
Coulomb (Carga elétrica)
Farad (Capacitância)
Henry (Indutância)
Watt (Potência elétrica)
Ohm (Resistência elétrica)
Tesla (Intensidade de campo magnético)
Grau Celsius (Temperatura)
Volt-Ampere (Potência aparente)

LISTA DE SIGLAS

3D	Três Dimensões Espaciais
ABNT	Associação Brasileira de Normas Técnicas
AC	Alternating current (Corrente alternada)
ADC	Analog to Digital Converter (Conversor Analógico para Digital)
ANSI	American National Standards Institute (Instituto de Padronizações
	Nacional Americano)
CI	Circuito Integrado
DAC	Digital to Analog Converter (Conversor Digital para Analógico)
DC	Direct Current (Corrente continua)
DCM	Discontinuous Current Mode (modo descontínuo de corrente)
ESR	Equivalent series resistance (resistência rérie rquivalente)
FFT	Fast Fourier transform (transformada rápida de Fourier)
GPIO	General Purpose Input/Output (Entradas/saídas de propósito geral)
I2C	Inter-Integrated Circuit (Circuito Interintegrado)
INMETRO	Instituto Nacional de Metrologia, Normatização e Qualidade Industrial
LCL	Indutor-Capacitor-Indutor
LCL	Indutor-Capacitor-Indutor
LSB	Least-significant Bit (Bit Menos Significativo)
MIPS	Million Instructions per Second (milhões de instruções por segundo)
MPPT	Maximum Power Point Tracking (rastreamento do ponto de máxima
	potência)
NBR	Normas Brasileiras de Regulação
NPC	Neutral Point Clamped (Grampeado no ponto neutro)
PCI	Placa de Circuito Impresso
PID	Controlador Proporcional Integral Derivativo
PLL	Phase-Locked Loop (Malha de captura de fase)
PV	Photovoltaic (Fotovoltaico)
PWM	Pulse-Width Modulation (Modulação por Largura de Pulso)
THD	Total Harmonic Distortion (Distorção Harmônica Total)
TTL	Transistor–Transistor Logic (lógica de transistor a transistor)
VA	Volt-Ampere (Potência reativa)

SUMÁRIO

	NTRODUCÃO	4 5
1		15
1.1	Definição do Tema	15
1.2	Delimitações do Trabalho	15
1.3	Objetivos	15
1.3.1	Objetivo geral	15
1.3.2	Objetivos específicos	16
2	REVISÃO BIBLIOGRÁFICA	17
2.1	Sistemas de Energia Fotovoltaicos	17
2.1.1	Células PV	17
2.1.2	Módulos e Arranjos	19
2.1.3	Circuito Elétrico Equivalente	19
2.1.4	Tensão em Circuito Aberto e Corrente em Circuito Fechado	21
2.1.5	Curvas I-V e P-V	21
2.2	Design do Arranjo	23
2.2.1	Intensidade Solar	24
2.2.2	Efeito da Temperatura	24
2.3	Operação em Pico de Potência	25
2.3 2.4	Operação em Pico de Potência Componentes de Sistema Autônomo	25 27
2.3 2.4 2.5	Operação em Pico de Potência Componentes de Sistema Autônomo Estruturas de Inversores para Sistemas Fotovoltaicos	25 27 29
2.32.42.5	Operação em Pico de Potência Componentes de Sistema Autônomo Estruturas de Inversores para Sistemas Fotovoltaicos Estrutura Básica	25 27 29 30
 2.3 2.4 2.5 2.5.1 2.5.2 	Operação em Pico de Potência Componentes de Sistema Autônomo Estruturas de Inversores para Sistemas Fotovoltaicos Estrutura Básica Pontes de Chaveamento	25 27 29 30 33
 2.3 2.4 2.5 2.5.2 2.6 	Operação em Pico de Potência Componentes de Sistema Autônomo Estruturas de Inversores para Sistemas Fotovoltaicos Estrutura Básica Pontes de Chaveamento Estado da Arte – Micro inversor	25 27 30 33 36
 2.3 2.4 2.5.1 2.5.2 2.6 	Operação em Pico de Potência Componentes de Sistema Autônomo Estruturas de Inversores para Sistemas Fotovoltaicos Estrutura Básica Pontes de Chaveamento Estado da Arte – Micro inversor Micro Inversor de Alta Eficiência	25 27 30 33 36 36
 2.3 2.4 2.5.1 2.5.2 2.6 2.6.1 2.6.2 	Operação em Pico de Potência Componentes de Sistema Autônomo Estruturas de Inversores para Sistemas Fotovoltaicos Estrutura Básica Pontes de Chaveamento Estado da Arte – Micro inversor Micro Inversor de Alta Eficiência Topologia Inversor com Transformador de Alta Frequência	25 27 30 33 36 36 38
 2.3 2.4 2.5.1 2.5.2 2.6 2.6.1 2.6.2 2.6.3 	Operação em Pico de Potência Componentes de Sistema Autônomo Estruturas de Inversores para Sistemas Fotovoltaicos Estrutura Básica Pontes de Chaveamento Estado da Arte – Micro inversor Micro Inversor de Alta Eficiência Topologia Inversor com Transformador de Alta Frequência Topologia <i>Boost</i> com Transformador de Alta Frequência Isolador	25 27 30 33 36 36 38 39
 2.3 2.4 2.5.1 2.5.2 2.6 2.6.1 2.6.2 2.6.3 3 	Operação em Pico de Potência Componentes de Sistema Autônomo Estruturas de Inversores para Sistemas Fotovoltaicos Estrutura Básica Pontes de Chaveamento Estado da Arte – Micro inversor Micro Inversor de Alta Eficiência Topologia Inversor com Transformador de Alta Frequência Topologia <i>Boost</i> com Transformador de Alta Frequência Isolador METODOLOGIA	25 27 30 33 36 36 38 39 42
 2.3 2.4 2.5.1 2.5.2 2.6 2.6.1 2.6.2 2.6.3 3 3.1 	Operação em Pico de Potência Componentes de Sistema Autônomo Estruturas de Inversores para Sistemas Fotovoltaicos Estrutura Básica Pontes de Chaveamento Pontes de Chaveamento Estado da Arte – Micro inversor Micro Inversor de Alta Eficiência Topologia Inversor com Transformador de Alta Frequência Topologia Boost com Transformador de Alta Frequência Isolador METODOLOGIA Método de Desenvolvimento	25 27 30 33 36 36 38 39 42 42
 2.3 2.4 2.5.1 2.5.2 2.6.1 2.6.2 2.6.3 3 3.1 3.2 	Operação em Pico de Potência Componentes de Sistema Autônomo Estruturas de Inversores para Sistemas Fotovoltaicos Estrutura Básica Pontes de Chaveamento Pontes de Chaveamento Estado da Arte – Micro inversor Micro Inversor de Alta Eficiência Topologia Inversor com Transformador de Alta Frequência Topologia Boost com Transformador de Alta Frequência Isolador METODOLOGIA Método de Desenvolvimento Modelamento do Sistema	25 27 30 30 36 36 36 38 39 42 42 44
 2.3 2.4 2.5.1 2.5.2 2.6 2.6.3 3 3.1 3.2 3.2.1 	Operação em Pico de Potência Componentes de Sistema Autônomo Estruturas de Inversores para Sistemas Fotovoltaicos Estrutura Básica Pontes de Chaveamento Estado da Arte – Micro inversor Micro Inversor de Alta Eficiência Topologia Inversor com Transformador de Alta Frequência Topologia <i>Boost</i> com Transformador de Alta Frequência Isolador METODOLOGIA Método de Desenvolvimento Modelamento do Sistema Análise de sinais	25 27 30 33 36 36 36 38 39 42 42 42 44
 2.3 2.4 2.5.1 2.5.2 2.6 2.6.1 2.6.2 2.6.3 3 3.1 3.2 3.2.1 3.2.2 	Operação em Pico de Potência Componentes de Sistema Autônomo Estruturas de Inversores para Sistemas Fotovoltaicos Estrutura Básica Pontes de Chaveamento Estado da Arte – Micro inversor Micro Inversor de Alta Eficiência Topologia Inversor com Transformador de Alta Frequência Topologia Boost com Transformador de Alta Frequência Isolador METODOLOGIA Método de Desenvolvimento Modelamento do Sistema Análise de sinais Análise de Circuitos	25 27 30 33 36 39 30 36 36 36 39 30 36 36 36 39 30 36 36 39 30 36 39 30 36 36 36 39 42 42 42
 2.3 2.4 2.5.1 2.5.2 2.6 2.6.1 2.6.2 2.6.3 3.1 3.2 3.2.1 3.2.2 3.3 	Operação em Pico de Potência Componentes de Sistema Autônomo Estruturas de Inversores para Sistemas Fotovoltaicos Estrutura Básica Pontes de Chaveamento Estado da Arte – Micro inversor Micro Inversor de Alta Eficiência Topologia Inversor com Transformador de Alta Frequência Isolador METODOLOGIA Método de Desenvolvimento Modelamento do Sistema Análise de sinais Análise de Circuitos	25 27 30 33 36

3.3.2	Microcontroladores	46
3.4	Monitoramento	49
3.5	Conversores de tensão	49
3.6	Condicionador de sinais	50
3.7	Chaves Eletrônicas de Potência	51
4	DESENVOLVIMENTO E RESULTADOS OBTIDOS	52
4.1	Definições dos requisitos	52
4.2	Teoria geral de funcionamento	53
4.3	Proposta para eletrônica	56
4.3.1	Modulo PV	56
4.3.2	Instalação Elétrica	56
4.3.3	Proteção de Entrada	57
4.3.4	Anti-retorno de Corrente	57
4.3.5	Capacitor de Desacoplamento de Entrada	57
4.3.6	Isolação do Domínio de Tensão PV	57
4.3.7	Conversor de Elevação de Tensão	58
4.3.8	Retificação de Tensão Alta	58
4.3.9	Barramento DC de Tensão Alta	58
4.3.10	Chaves de Modulação PWM	58
4.3.11	Filtro Passa Baixas de Saída	59
4.3.12	2 Filtro EMI AC de Saída	59
4.3.13	3 Proteção de Saída	59
4.3.14	Conexão com Rede	59
4.3.15	5 Sensor de Tensão de Entrada	60
4.3.16	S Sensor de Corrente de Entrada	60
4.3.17	Acionamento das Chaves Elevação de Tensão	60
4.3.18	3 Sensor de Tensão Barramento DC	60
4.3.19	9 Sensor de Tensão de Saída	60
4.3.20	Sensor de Corrente de Saída	61
4.3.21	Sensor de Tensão AC	61
4.3.22	2 Fonte de Alimentação Auxiliar	61
4.3.23	B Comunicação Wi-Fi	61
4.3.24	LEDs de Indicação	62
4.4	Circuitos eletrônico	62

4.4.1	Elevação de Tensão DC	63
4.4.2	Sensoriamento de Corrente AC.	70
4.4.3	Filtro EMI	71
4.4.4	Proteção e Conexão com a Rede	72
4.4.5	Condicionamento de Sinais	73
4.4.6	Acionamento das Chaves	76
4.4.7	Controle Digital	77
4.4.8	Fonte de alimentação	79
4.5	Implementação de Hardware	82
4.6	Implementação das Rotinas de Testes	84
4.6.1	Rotina modulação PWM para inversor do primário	84
4.6.2	Rotina modulação PWM senoidal para entrada Filtro LCL	85
4.6.3	Capturas dos sinais analógicos	86
4.7	Conjunto de Teste Completo	86
4.8	Verificação do hardware	89
4.8.1	Verificação Fonte de Alimentação	89
4.8.2	Leitura da Tensão da Rede	95
4.8.3	Leitura da Corrente	96
4.8.4	Geração da Tensão Barramento DC	98
4.8.5	Geração da Tensão AC	100
4.9	Aplicação de Correções	106
5	CONSIDERAÇÕES FINAIS	108
5.1.1	Trabalhos Futuros	109
6	REFERÊNCIAS	110
7	APÊNDICE A – CÓDIGOS DAS ROTINAS DE TESTE	112

1 INTRODUÇÃO

Nos últimos anos a população brasileira está cada vez mais atenta as oportunidades de geração de energia residencial em busca de reduzir os custos com energia elétrica que passaram a custar mais devido a estiagem nas regiões das usinas hidroelétricas. Além dos estímulos do governo na compra de equipamentos com subsídios e redução de impostos, tornando cada vez mais acessível o investimento para instalações de sistemas residenciais ou parques de geração. (ENERGIA SOLAR TOPSUN, 2021)

1.1 Definição do Tema

Com o desenvolvimento da geração fotoelétrica há um aumento da demanda por equipamentos, e na indústria brasileira ainda existe poucas ofertas para equipamentos que atendam a essa necessidade, com a maioria dos equipamentos sendo importados. Nesse contexto é proposto a implementação de um microinversor para identificar os desafios no projeto de equipamentos, em termos de complexidade e custo.

1.2 Delimitações do Trabalho

Este trabalho apresenta a proposta para o projeto e implementação de *hardware* de um microinversor para geração de energia fotovoltaica conectado à rede monofásica residencial, buscando explorar as tecnologias aplicadas a área de geração de energias renováveis e mapear os desafios no projeto de equipamentos como um todo. Levando o equipamento a teste em bancada para verificar o desempenho dos circuitos propostos.

1.3 Objetivos

1.3.1 Objetivo geral

Implementar um protótipo de microinversor com características de uma microgeração completa.

1.3.2 Objetivos específicos

Os objetivos específicos são listados a seguir:

- a) Pesquisar e elaborar os requisitos básicos para um sistema completo.
- b) Relacionar os elementos para um sistema eletrônico de conversão de energia.
- c) Implementar um protótipo de hardware que atenda aos requisitos previstos.
- d) Extrair dados das medições do hardware implementado.
- e) Criar uma infraestrutura para implementações de algoritmos de controle.
- f) Compreender os desafios na implementação do hardware.
- g) Analisar e apresentar os resultados dos testes de funcionamento.

2 REVISÃO BIBLIOGRÁFICA

Este capítulo busca explorar conteúdo das publicações dentro da área de geração solar, percorrendo os pontos de relevância para inversão de energia, buscando tecnologias, conceitos, normatizações, implicações chaves, equipamentos de mercado e outros. Com a intensão de mapear e expor todas as informações que podem ser úteis no desenvolvimento das próximas etapas.

2.1 Sistemas de Energia Fotovoltaicos

O princípio de funcionamento dos sistemas de geração fotovoltaica está baseados no Efeito Fotovoltaico que é o potencial elétrico desenvolvido entre dois materiais similares quando sua junção é iluminada com radiação de fótons (MUKUND e BEIK, 2021).

2.1.1 Células PV

A física das Células Solares é muito similar ao de um diodo de junção p-n. Quando a radiação solar é absorvida pela junção p-n, a energia absorvida é transferida ao sistema do material pelo par elétron-próton criando portadores de cargas que são separadas na junção. Os portadores de carga podem ser íons de elétrons em um líquido eletrólito ou ser pares de buraco-elétrons em um material semicondutor, os portadores de carga criam um gradiente de tensão que acelera os elétrons sobre a presença do campo criando uma circulação de corrente pelo circuito externo. A potência gerada é resultado do quadrado da corrente multiplicado pela resistência do circuito conversor de energia. O restante da energia, residual nos prótons, é convertida em calor e dispersa no ambiente (MUKUND e BEIK, 2021).

O potencial PV tem origem na diferença de potencial química chamada de Nível de Fermi, de dois materiais isolados, os elétrons que fluem de um dos materiais até estabilizar a tensão entre eles dá origem a corrente do circuito PV (KITTEL, 2005).

Na Figura 1 é apresentado a estrutura básica para uma célula, os contatos metálicos em ambas as partes da junção fazem a coleta da corrente induzida pela colisão dos fótons, no topo uma fina malha de fibra de prata coleta a corrente deixando

a luz penetrar. A maior parte da condução se dá pela parte de baixo da placa tendo apenas o arranjo de ligações mínimo na parte superior para fazer o máximo aproveitamento a exposição a luz.

Figura 1 – Efeito PV de conversão da energia Fóton em tensão na junção p-n



Fonte: Mukund R. Patel; Omid Beik, (2021, p.156).

Na Figura 2 tem um exemplo com os detalhes das camadas para um células com características de desenho mais avançado.

Figura 2 – Estrutura básica para uma célula PV com características de performance aumentadas (malha coletora em prata, revestimento antirreflexo e cobertura de proteção em vidro)



Fonte: Mukund R. Patel; Omid Beik, (2021, p.156).

2.1.2 Módulos e Arranjos

As células solares descritas anteriormente são o elemento base para a construção de blocos maiores do sistema de geração. Um Watt é produzido com um pouco mais de 50 centímetros quadrados, para obter uma alta potência numerosas células são conectadas em circuitos de associações série e paralelo em um Painel obtendo áreas na ordem de metros quadrados (MUKUND e BEIK, 2021). Essas associações são para atender as especificações de corrente e tensão do sistema. Na Figura 3, os elementos base compondo componentes maiores.

Figura 3 – Várias células PV compondo um modulo, e vários módulos compondo um arranjo.



Fonte: Mukund R. Patel; Omid Beik, (2021, p.157)

Os módulos PV podem ser montados em várias configurações para as necessidades de cada instalação, variando o formato para adaptar ao telhado, e coberturas. Existem ainda células ou módulos que podem ser adaptados para substituir as telhas nas coberturas.

2.1.3 Circuito Elétrico Equivalente

As células PV podem ser representadas por modelos de circuitos elétricos equivalentes que aproximam a complexidade física das células. O circuito elétrico equivalente é parametrizado em função da radiação incidente, da carga RL aplicada, impedância série, fuga de corrente e tensão no diodo. Como apresentando na Figura 4.



Figura 4 – Circuito equivalente de um modulo PV mostra fuga de corrente a terra e

Fonte: Adaptado de Mukund R. Patel; Omid Beik, (2021, p.157).

Em uma célula PV ideal a resistência série R_s é zero e a resistência que representa a fuga para a terra R_{sh} é infinita, não havendo fuga de corrente. Na prática em uma célula de boa qualidade as resistências vão de 0,05 a 0,10 Ohms para R_s e de 200 a 300 Ohms para R_{sh}, a eficiência da conversão é afetada por pequenas variações em R_s , e quase insensível as variações de R_{sh} (MUKUND e BEIK, 2021).

Avaliando o Circuito Aberto, sem corrente de carga, I = 0, para obter a tensão V_{oc} , apresentado na equação (2.1) a seguir:

$$V_{oc} = V + IR_{sh} \tag{2.1}$$

A corrente sobre o diodo é dada pela equação (2.2) clássica do diodo:

$$I_d = I_D \left[e^{\frac{QV_{OC}}{AkT}} - 1 \right]$$
(2.2)

Onde,

- *I_d* = Corrente de saturação do diodo;
- $Q = \text{Carga elementar do elétron } 1.6 \cdot 10^{-19} C;$
- *A* = Constate de ajuste da curva;
- $k = \text{Constate de Boltzmann } 1.38 \cdot 10^{-23} I/^{\circ} K$
- T = A temperatura em escala absoluta °K.

Portanto, a corrente na carga é dada pela expressão (2.3):

$$I = I_L - Id \left[e^{\frac{QV_{oc}}{AkT}} - 1 \right] - \frac{V_{oc}}{R_{sh}}$$
(2.3)

O último termo da equação é a corrente de fuga para a terra. Na prática os termos das correntes I_L e I_d não ignorados. A corrente de saturação do diodo pode ser determinada experimentalmente por aplicar a tensão de Voc a célula no escuro e

medir a corrente drenada. Normalmente conhecidas como Corrente no Escuro e Corrente Reversa de Saturação.

2.1.4 Tensão em Circuito Aberto e Corrente em Circuito Fechado

Os dois principais parâmetros para trabalhar com a performance elétrica das células são a tensão de circuito aberto V_{oc} e a corrente de curto-circuito I_{sc} sobre iluminação plena. A corrente de curto-circuito é medita ao ligar os terminais da célula um ao outro e medir a corrente diretamente nos terminais. A corrente I_L é equiparada a corrente de curto-circuito ignorando a corrente de fuga e do diodo (MUKUND e BEIK, 2021).

A tensão de circuito aberto é a máxima tensão produzida pela célula fotovoltaica, e ignorando outros efeitos pode se chegar à tensão de circuito aberto usando a equação (2.4):

$$V_{oc} = \frac{AkT}{Q} = \log_e \left[\frac{I_L}{I_D} + 1 \right]$$
(2.4)

Na pratica a foto-corrente é muitas vezes maior que a corrente reversa de saturação, o termo kT/Q representa a tensão (0,026 V em 300° K). Sobre as condições de iluminação é uma função que dependente fortemente da temperatura da célula. Células solares comuns apresentam coeficiente de temperatura negativo na tensão de circuito aberto (MUKUND e BEIK, 2021).

2.1.5 Curvas I-V e P-V

Geralmente as características elétricas das células PV são representadas pela curva Corrente versos Tensão (I-V) como mostrado na

Figura 5, o modulo PV sobre duas condições, na radiação solar e no escuro. No primeiro quadrante superior esquerdo do I-V chamado de curva de curto-circuito e tensão zero, nesse ponto devemos medir a corrente com os terminais em curto. Na parte inferior direita a corrente é zero e chamada de Tensão de Circuito Aberto, essa tensão deve ser medida com os terminais abertos. Na região sombreada a esquerda, a célula trabalha como uma fonte de corrente constante gerando uma tensão dependente da resistência da carga. Na região sombreada a direita, a corrente cai rapidamente com um pequeno acréscimo da tensão. Nessa região, a célula trabalha

como uma fonte de tensão constante com uma pequena resistência interna. Entre essas duas regiões a curva forma um "joelho".





Fonte: Adaptado de (RESUN SOLAR ENERGY, 2021).

Se por algum instante uma tensão reversa é aplicada, durante falha do sistema, a corrente se mantem estável, a potência é absorvida pela célula com tensão negativa e corrente positiva. No entanto, ao exceder a tensão mais alta negativa a junção rompe como um diodo e a corrente sobe rapidamente. No escuro a corrente é zero para chegar à tensão de ruptura, a mesma condição para quando iluminado.

A potência gerada na saída do gerador é produto da tensão e da corrente. Visto na Figura 6 a curva I-V (Corrente vs. Tensão). Pode se notar que a máxima potência ocorre no "joelho" da curva e que não existe potência para os limites de zero tensão ou zero corrente. Os sistemas que coletam energia do modulo são projetados para operar no "joelho" da curva otimizando a produção de energia. Para generalizações de um modelo o modulo PV pode ser visto como uma fonte de corrente constante na região de máxima potência.

Figura 6 – Curva característica Potência vs. Tensão (P-V) para um modulo PV sobre luz do sol



I-V características em diferentes irradiações

Fonte: Adaptado de (RESUN SOLAR ENERGY, 2021).

A energia captada pelas células solares dependente da intensidade de radiação solar que chega até elas, a densidade de potência fornecida pela radiação solar alcança o auge em 1350 W/m^2 , alcançada quando não existe obstrução pelo ar, no caso espaço livre ou vácuo, como na superfície da terra o ar tem maior densidade e variações climáticas como nebulosidade e poluição a energia que chega nos captadores é uma fração da máxima. Os fabricantes de módulos fotovoltaicos consideraram para avaliações em laboratório 1000 W/m^2 . A equação (2.5) expressa a relação de eficiência da célula solar:

$$\eta = \frac{P_{out}}{Pin} \tag{2.5}$$

- Pout = Potência elétrica de saída;
- P_{in} = Potência incidida na célula;
- $\eta = \text{Eficiência.}$

A eficiência sempre é relevante para o ponto de máxima captação, que para situações normais está na ordem de 1000 W/m^2 .

2.2 Design do Arranjo

Para o design elétrico do arranjo dos módulos os principais fatores são:

- Intensidade de fluxo solar;
- Ângulo de desvio a partir da normal com o sol;
- Casamento da carga para o máximo de potência;
- Temperatura nas células PV.

Estes fatores são detalhados nas subseções.

2.2.1 Intensidade Solar

A magnitude da corrente convertida a partir do sol é máxima quando o brilho solar é máximo (1.0 sol). Em um dia ensolarado a corrente diminui diretamente proporcional a intensidade solar. E em dias nublados a corrente de curto-circuito diminui significativamente, em contrapartida a tensão de circuito-aberto reduz muito pouco.

A eficiência da foto conversão é insensível à radiação na faixa de trabalho na prática. Como exemplo, a faixa de 500 a $1000 W/m^2$ em que a eficiência permanece a mesma. Pode se concluir que a produção tem variações apenas em função da entrada de energia, que em dias nublados a baixa produção é resultado da diminuição da intensidade de luz no painel.

2.2.2 Efeito da Temperatura

Quando a temperatura da célula aumenta a corrente de curto-circuito aumenta e a tensão de circuito-aberto diminui, visto na Figura 7. Pode se avaliar o efeito da temperatura analisando a tensão e corrente separadamente. A corrente e a tensão são dadas pelas equações (2.6) e (2.7):

$$I_{sc} = I_0 (1 + \alpha \times \Delta T) \tag{2.6}$$

e,

$$V_{oc} = V_0 (1 - \beta \times \Delta T) \tag{2.7}$$

Onde:

- I_0, V_0 = corrente e tensão para temperatura de referência;
- α = coeficientes para corrente;
- β = coeficiente para tensão;
- $\Delta T = A$ variação de temperatura a partir da referência.

Como são proporcionais pode se obter o produto dos termos e chegar na potência em função da temperatura:

$$P = P_0[1 - (\alpha + \beta)\Delta T]$$
(2.8)

Para um cristal de silício os coeficientes são $\alpha = 20 \ \mu u/^{\circ}C$ e $\beta = 5 \ mu^{\circ}C$, sendo *u* a unidade. Pode se chegar na equação de desvio de potência em função da temperatura específica para a célula de silício:

$$P = P_0[1 - 0.005\Delta T] \tag{2.9}$$

Por causa da corrente degradar muito menos que a tensão, a degradação da potência é maior com o aumento da temperatura. Isso pode ser verificado quando o ΔT assume o valor negativo, quando a temperatura é menor que a referência. Em suma, climas frios são mais favoráveis para a eficiência de produção em módulos PV (MUKUND e BEIK, 2021).

Figura 7 – Efeito da temperatura na curva I-V característica da célula solar



Fonte: Adaptado de (HONSBERG e BOWDEN, 2019).

Como existe o deslocamento do ponto máximo de potência com a temperatura os sistemas devem estar preparados para buscar o ponto ótimo de produção, essa característica do sistema é conhecida como "Peak Power Tracker" (PPT).

2.3 Operação em Pico de Potência

Não basta para o sistema PV o painel estar apontado para o sol usando ou não rastreamento da posição solar para obter a máxima potência de geração. Como foi explorado nas secções anteriores a célula tem uma curva P-V característica, e extrair

a máxima potência tem relação com a carga na saída, de modo a alcançar o "joelho" da curva e chegar no Pico de Potência a carga deve ser ajustada de acordo com a geração.

Vamos buscar um método para identificar quando estamos trabalhando no pico de potência da curva I-V.

Considerando um ponto qualquer da curva I-V, ao mover o ponto de operação para adiante do inicial tal que a tensão $V + \Delta V$ e corrente $I + \Delta I$, obtém se a seguinte expressão para a potência:

$$P + \Delta P = (V + \Delta V)(I + \Delta I)$$
(2.10)

Ignorando os pequenos termos e simplificando a equação:

$$\Delta P = \Delta V \times I = \Delta I \times V \tag{2.11}$$

O termo ΔP tende a zero para a operação no pico de potência, fazendo o limite obtemos a expressão:

$$\frac{dV}{dI} = -\frac{V}{I} \tag{2.12}$$

Pode se notar aqui que dV/dI é a impedância dinâmica da fonte, e V/I é a impedância estática. Assim o pico de potência é expresso pela relação:

$$Z_d = -Z_s \tag{2.13}$$

Sendo:

- Z_d = Impedância dinâmica;
- $Z_s =$ Impedância estática.

Há três tipos de métodos elétricos para extrair a potência de pico da fonte, como apresentados na sequência:

- O primeiro método é aplicar um pequeno sinal de corrente no barramento do arranjo e medir as impedâncias dinâmica (Z_d = dV/dI) e estática (Z_s = V/I) do barramento. E modificar a tensão de trabalho até Z_d e -Z_s serem iguais para extrair o máximo de potência;
- Segundo método, incrementar a tensão ao longo do dP/dV enquanto a relação for positiva, com o acréscimo da tensão a potência continua a aumentar. Quando a relação dP/dV passar a ser negativa a potência reduz. Para a inclinação próxima de zero a potência é máximo.
- 3. Último método apresentado, usa o fato da relação de circuito-aberto e circuito-fechado permanecer constante ($V_{mp}/V_{oc} = K$). Como exemplo, uma célula sem carga é instalada e mantida no mesmo ambiente da

planta, medindo continuamente a tensão de circuito-aberto e obtendo a tensão de máxima potência V_{mp} . Com a relação citada determinar o ponto de máxima potência.

2.4 Componentes de Sistema Autônomo

Por si só um arranjo com módulos PV não constitui um sistema de geração fotovoltaico. É preciso mais que isso, uma estrutura montada para receber os módulos, se for o caso um rastreador da posição solar, sensoriamento para acompanhar a performance do sistema, sistema eletrônico que adapta o fornecimento de tensão DC (corrente contínua) ao sistema, dispositivos de armazenamento como baterias, condicionadores para adaptar o sistema a carga, e se for interligado a rede inversor para tensão AC (corrente alternada). Como exemplo na Figura 8:



Figura 8 – Sistema potência PV com controle de Rastreio de Pico de Potência

Fonte: Adaptado de (MUKUND e BEIK, 2021)

Em detalhes na Figura 8 é apresentado os componentes para um sistema autônomo de potência. O elemento Rastreado de Pico de Potência (MPPT - *Maximum Power Point Tracking*) faz o sensoriamento da tensão e corrente do arranjo modulando a demanda de potência por meio do regulador chaveado PWM (*Pulse-Width Modulation*), permitindo atuar sobre a carga e buscar o ponto máximo de potência, mesmo com as variações da radiação solar por questões climáticas. O excedente de potência fornecido pelo arranjo, o que não é consumido pela carga, pode ser

armazenado pelas baterias, a tensão da bateria é adaptada por conversor independente. Quando a bateria estiver com carga plena, o sistema pode direcionar a energia para aquecedores de água ou qualquer outro sistema possa consumir a energia. Quando não tiver sol, havendo carga, as baterias fornecem energia ao inversor. O diodo D_b evita o retorno de corrente sem passar pelo controle de carregamento. O diodo D_a isola o arranjo da bateria evitando o retorno de corrente da bateria para os módulos durante a noite. O diodo D_a também protege contra o eventual curto-circuito que possa ocorrer no segmento. O controlador da corrente de carga coleta os sinais do sistema, tal como a corrente e tensão do arranjo, tensão da bateria e encaminha para o controle do sistema determinar quando carregar a bateria ou transferir a energia da bateria para a carga de saída.

Para sistemas conectados à rede de energia, o excedente não precisa ser encaminhando para aquecedores ou outros destinos de consumo, a rede elétrica sempre recebe a energia gerada no arranjo PV. As baterias também são eliminadas, com exceção da alimentação de pequenas cargas críticas que em alguns sistemas podem ser necessárias, tal como partida de controladores ou computadores. A potência DC primeiro é convertida em AC pelo inversor, as ondulações são filtradas, e somente quando filtradas vão alimentar as linhas da rede.

Os inversores são componentes críticos para um sistema de geração PV eles convertem a forma de onda DC em AC para alimentar a carga ou as interfaces com a rede. Os inversores mais novos disponíveis no mercado fazem a integração direta do arranjo PV com a rede, a intensão dos fabricantes desses equipamentos é a simplificação do sistema permitindo a integração direta com a rede (SHARKH, ABUSARA, *et al.*, 2014).

A entrega de corrente constante pelos painéis depende da área das células e do fluxo solar (radiação em W/m^2). A geração de tensão pelos painéis depende da "band-gap" da junção p-n. Para avaliar de modo amplo a saída de potência dos módulos pode se expressar a seguinte equação (2.14):

$$P_{PV} = A_{PV} \times F \times \cos \delta \times \eta \tag{2.14}$$

Onde:

- P_{PV} = Potência gerada;
- $A_{PV} = A$ área do painel;
- $\cos \delta = O$ ângulo de incidência;

• $\eta = A$ eficiência de conversão.

Com a equação (2.14) pode se estimar a área do painel que é requerida para uma desejada potência. A máxima potência que pode se obter durante o ano, de acordo com a variação do ângulo de incidência do sol diariamente e no decorrer das estações para uma instalação fixa, prevendo que o painel foi instalado com face perpendicular para sol, ao meio-dia do dia do equinócio. Essa é a maneira mais simples de aproximar a inclinação do painel para a latitude da localização da instalação. A estimativa média anual de energia capturada para dias ensolarados é aproximada pela equação (2.15):

$$E = A_{PV} \times F \times \eta \times N \tag{2.15}$$

Onde:

- E = Energia em kWh;
- $A_{PV} = A$ área do painel;
- $\eta = \text{Eficiência de conversão};$
- N = Número de horas.

Essa equação é apenas uma estimativa que pode ser melhorada utilizando demais parâmetros, como a radiação solar, altitude, temperatura e o lado da instalação no local.

2.5 Estruturas de Inversores para Sistemas Fotovoltaicos

Inicialmente é buscado uma visão mais ampla da posição do inversor no sistema e a partir daí aprofundar nos elementos internos que compõe a estrutura básica dos inversores.

A princípio as aplicações em instalações residenciais estão no foco dessa pesquisa. Na Figura 9 temos uma ilustração da instalação básica residencial, visto que normalmente os módulos estão instalados no telhado, na cobertura da casa, descendo com a fiação para o interior onde fica instalado o inversor, em muitos casos o inversor fica instalado abaixo dos painéis, mais expostos ao clima, normalmente microinversores. Na entrada de energia a concessionária disponibiliza um medidor de energia bidirecional, que contabiliza o que é produzido e consumido de energia na residência. A ideia de apresentar essa instalação é situar a posição do inversor no sistema. Onde cargas e fontes de energia estão em paralelo, tendo o inversor a função de adequar a potência gerada, em frequência e nível de tensão, ao sistema elétrico

local. Nesse ponto fica claro o papel do inversor no sistema, converter a potência da fonte PV, DC e inconstante, em uma fonte AC sincronizada que aplica o máximo de potência gerada pelos módulos PV naquele instante. Pode parecer um desafio tecnológico, mas hoje é uma realidade e de domínio técnicos de muitas empresas.



Figura 9 – Instalação típica residencial de geração solar conectada à rede

Fonte: (EXTRA ENERGIA, 2021)

2.5.1 Estrutura Básica

As estruturas dos inversores são muito variadas, dependendo muito dá aplicação. Como a escala de potência, a maneira de interligação dos módulos, os arranjos, o armazenamento local com baterias, e a conexão com a rede, direta ou isolada. Aqui são apresentados os principais elementos do sistema dos inversores, percorrendo o caminho desde a captação da energia pelos módulos até a entrega na rede elétrica.

Na Figura 10 é apresentado o diagrama de blocos do sistema para um inversor genérico, com blocos básicos de qualquer inversor. As fontes de tensão fornecidas pelos módulos PV são representadas pelo bloco "Arranjo Painel PV", a configuração da interligação dos módulos pode resultar em vários níveis de tensão e corrente.

Também, em várias entradas isoladas entre si, acopladas internamente por sistemas intermediários de conversão de tensão. Junto da entrada sempre haverá a necessidade de desacoplar a corrente por meio de filtros capacitivos para evitar que a modulação do conversor chaveado gere pulsos de alta corrente nos painéis PV.

Como a entrada de tensão está em função da intensidade de radiação solar que incide sobre os painéis e não é constante por questões do clima e deslocamento solar, o sistema exige a adaptação da tensão para um nível DC estável, conhecido como *link DC*. O nível de tensão DC normalmente deve alcançar a escala da tensão de pico da rede para inversores que não utilizam transformadores de tensão de saída. Além de adaptar o nível de tensão para a saída do conversor de entrada poder cumprir a função de isolar múltiplas entradas dos módulos PV e contribuir para a busca pelo ponto operação de máxima potência que o módulo PV pode fornecer. Esse bloco é visto no diagrama como "dc-dc boost".

A conversão de potência de DC para AC acontece no circuito chaveado, no bloco "dc-ac PWM VSI", que pulsa corrente em alta frequência sobre a etapa de filtro para obter na carga uma tensão e frequência da rede. Esse bloco tem muitas opções de configurações chaves e modos de chaveamento, unipolar ou bipolar, unipolar quando não há inversão da polaridade e bipolar quando há inversão da polaridade. Isso produz muitas das topologias. Cada topologia busca atender a alguma especificação requisitada pelo sistema. No entanto, dois requisitos sempre estão presentes, o máximo rendimento do sistema e retorno de corrente pelo aterramento. O rendimento do sistema pode ser afetado pelo modo do chaveamento de tensão sobre o indutor de filtro. E a corrente de retorno aumentada pela alta-frequência que chega na capacitância parasita dos painéis com o aterramento da instalação (TEODORESCU, LISERRE e RODRÍGUEZ, 2011)

A alta-frequência gerada pelo chaveamento é filtrada pelo filtro indicado no bloco LCL (Indutor, Capacitor, Indutor) Filtro Passa-baixa. Esse entrega corrente adequada a rede elétrica e a carga, retirando sinais de alta-frequência da portadora PWM e distorções harmônicas. Normalmente um filtro da topologia LCL, dois indutores e um capacitor.



Figura 10 – Diagrama de blocos com os elementos principais para um Inversor

Fonte: (TEODORESCU, LISERRE e RODRÍGUEZ, 2011)

Para a interligação com a rede de energia pode haver a necessidade de um elemento isolador dependendo da abordagem na solução dada para a arquitetura do inversor. Um transformador de tensão de baixa frequência, que por vezes pode assumir caráter de filtro, adapta o nível de tensão do inversor com a rede elétrica. Atualmente a abordagem com transformador na saída de baixa frequência é pouco utilizado por ser um componente que adiciona perdas de energia no núcleo que por consequência reduz a eficiência do sistema. Hoje a maioria dos equipamentos comerciais não utilizam transformadores de saída, em alguns casos quando a tensão vinda dos painéis PV é baixa, um transformador de alta-frequência é usado no primeiro estágio de conversão. (ABHIJIT e VINOD, 2016) (VÁZQUEZ, MARTÍNEZ e SOSA, 2015).

Nos equipamentos modernos de inversor o bloco de Controle reúne as funções dinâmicas do sistema, aonde chegam os sinais dos sensores e saem os sinais de controle para os circuitos de chaveamento. O fluxo de potência coletado nos módulos PV não é constante, e a carga pode ter mudança. O sistema de controle deve estar continuamente revendo o ponto de funcionamento para conseguir retirar o melhor aproveitamento da geração. O sensoriamento coleta informações da entrada da fonte PV, como corrente e tensão, tensão do *link DC*, do sinal da rede elétrica e a tensão e corrente que está sendo fornecido a carga. Essas informações permitem que o algoritmo de controle encontre a modulação de tensão ou corrente para a melhor

transferência de energia. Além de sincronizar com a frequência da rede e detectar situações anormais com a carga ou a rede elétrica.

Foi apresentado o sistema básico, mas para um sistema completo é necessário muitos outros componentes periféricos. Como dispositivos de segurança elétrica, fonte auxiliar para o circuito de controle em baixa potência e vários outros de menor importância, mas ainda assim necessários.

2.5.2 Pontes de Chaveamento

Para qualquer sistema de conversão eletrônica de potência, desde um *driver* para motor de indução ao gerador de onda senoidal, o elemento principal é o dispositivo que comuta a corrente, por onde passa toda a potência convertida. Para os inversores solar os dispositivos de comutação normalmente são as pontes de chaveamento, que permitem aplicar pulsos de corrente de alta frequência sobre o filtro de saída e obter o sinal senoidal de saída de menor frequência. As pontes de chaveamento devem possibilitar a inversão da polaridade do pulso para assim conseguirem modular os pulsos negativos sobre o filtro e gerar a corrente alternada sem um nível DC.

A topologia de pontes de chaveamento mais comum utilizada é do tipo Ponte H completa, visto na Figura 11. E muitas variações são derivadas da Ponte H, isso acontece para melhorar os requisitos de eficiência de conversor e segurança nas instalações. A ponte H pode ser utilizada para dois tipos de estratégia de modulação a Bipolar e A Unipolar. A estratégia de modulação Bipolar faz a inversão da polaridade a cada meio ciclo do período de alta-frequência, acionando as chaves na diagonal de modo síncrono, e a Unipolar invertendo a polaridade a cada meio período do ciclo de baixa frequência, isso é feito mantendo um dos lados da ponte em polarização fixa, enquanto o outro lado modula em alta frequência. Também é possível faz uma modulação hibrida, que associa as duas modulações Unipolar e Bipolar adicionando estágios de modulação





Fonte: (TEODORESCU, LISERRE e RODRÍGUEZ, 2011)

As duas maiores questões para o projeto de um inversor solar são:

- A máximo rendimento do sistema, (minimizar perdas de energia);
- Evitar a fuga de corrente pelo aterramento (Efeito das capacitâncias parasitas dos painéis com estrutura).

Estudando cada uma das estratégias de modulação, bipolar e unipolar, pode se verificar o efeito relevante das duas questões acima apresentadas. Para o Bipolar a vantagem é a baixa corrente de fuga, pôr a modulação gerar uma tensão com referência ao aterramento (V_{PE}) de baixa frequência e acoplando o mínimo de corrente sobre a capacitância parasita. No entanto, a alta variação de tensão C_{PV} e $-C_{PV}$ sobre filtro gera perdas no núcleo do indutor. Devido a mais alta tensão sobre o indutor a ondulação de corrente faz necessário um indutor maior de filtro. Outro efeito negativo da modulação Bipolar é a troca de potência reativa do indutor do filtro com capacitor do *link* DC, isso acentua as perdas sobre o indutor. Para a estratégia de modulação Unipolar uma fonte em modo comum se forma na ponte quando o estágio de tensão zero (Que é quando dois lados da ponte H fazem circular corrente entre si, criando tensão zero na carga) passar a ficar ativo, como ainda existe uma conexão com modulo PV a capacitância parasita fica acoplada. Em resumo, a alta frequência de chaveamento é aplicada sobre a capacitância parasita gerando a corrente de fuga. Mas a modulação unipolar tem outras vantagens, ela aplica uma inversão de fase passando pelo estágio de potencial zero, assim reduzindo a alta variação de tensão no indutor, permitindo o uso de um indutor de menor tamanho para o filtro. Também por conta do estágio intermediário de tensão zero não ocorre a troca de potência reativa, melhorando e reduzindo as perdas no indutor. A eficiência de conversão de energia para a modulação unipolar é alta, mas ocorrem riscos ao usuário da instalação pela fuga de corrente para o aterramento.

Existe uma diversidade muito grande de topologias para o chaveamento do inversor para atender as mais diversas especificações de aplicação. Vou apresentar duas que se destacam e são muito comuns nos equipamentos.

- Topologia H5 É uma ponte H com uma chave extra que desliga o circuito do *link* DC.A quinta chave da ponte tem a função de prevenir a troca de potência reativa do indutor de filtro com o capacitor de filtro do *Link* DC. E isolar o modulo PV do circuito quando a ponte estiver no estágio de tensão zero, eliminando a alta frequência sobre a capacitância parasita do modulo PV.
- Topologia Meia Ponte com NPC (*Neutral Point Clamped*) A proposta dessa topologia é ter duas tensões de V_{VP}/2 em série, com a derivação central dos capacitores ligado ao neutro criando um ponto neutro no circuito. O ponto neutro é conectado a saída pelos diodos D + e D -, que entram em condução dependendo do sinal da corrente., o circuito exemplo é mostrado na Figura 12. O ponto neutro permite a topologia ter dois estágios com a tensão em zero, suavizando a troca de tensão sobre o filtro, e evitando a potência reativa sobre o Indutor do Filtro e capacitor do *Link* DC. E como a tensão V_{PE} sobre a capacitância do painel PV é constante em -V_{VP}/2 a corrente de fuga é zero. Fazendo dessa topologia muito adequada as aplicações com inversores de alta-eficiência.



Figura 12 – Meia ponte H com ponto neutro grampeado

Fonte: (TEODORESCU, LISERRE e RODRÍGUEZ, 2011)

2.6 Estado da Arte - Micro inversor

O estado da arte para microinversor está em desenvolver topologias otimizadas de alta eficiência que consigam adaptar a baixa tensão do gerador com a rede elétrica. Com a redução da potência em sistema de conversão o consumo dos circuitos auxiliares (fontes, acionamento, conectividade e outros) e controle começam a se apresentar como parte relevante na eficiência do sistema. Mesmo que o sistema de geração aumente sua capacidade produtiva, em um sistema modular com múltiplos dispositivos de baixa potência os circuitos auxiliares e controle se multiplicam juntos, sustentando a baixa eficiência. Na contramão, sistemas integrados de alta potência com poucos circuitos auxiliares e controle tem o consumo relativo ao sistema minimizado, de pouca relevância na eficiência no sistema, permitindo maximizar a eficiência global do sistema com aumento da potência. Em seguida apresento alguns estudos voltados a contornar a perda de eficiência em micros inversores com o desavio de adaptar a baixa tensão de entrada do gerador.

2.6.1 Micro Inversor de Alta Eficiência

No artigo (NEZAMUDDIN, CRESPO e DOS SANTOS JR, 2016) com a proposta de conversor *flyback* para elevar a tensão de entrada para o conversor de DC/AC e
criar cinco níveis de tensão com apenas quatro chaves de modulação (onde para conversores multiníveis há muitos outros componentes) com a introdução de uma bobina seccionada na saída da ponte H gerar mais dois níveis de tensão, mostrado na Figura 13. Para obter redução nas perdas de chaveamento ao reduzir a frequência de modulação.

Figura 13 – Topologia com *flyback* para elevação de tensão e modulação em multinível.



Fonte: (NEZAMUDDIN, CRESPO e DOS SANTOS JR, 2016)

Nos resultados da verificação do artigo simulado usando PSIM® para a estratégia de laço de controle e com resultados coletados do protótipo em laboratório, a proposta apresentou redução nas perder nos semicondutores, redução do número de semicondutores e outras vantagens. Na Figura 14 o gráfico tridimensional mostra no eixo vertical as perdas (W), nos eixos horizontais a frequência de chaveamento (kHz) e potência de entrada (VA), fica evidente o ganho no desenho em termos de eficiência.



Figura 14 – Comparativos entre as perdas dos designs, da proposta e convencional.

Fonte: (NEZAMUDDIN, CRESPO e DOS SANTOS JR, 2016)

2.6.2 Topologia Inversor com Transformador de Alta Frequência

A evolução das tecnologias para microinversor está voltada a otimizar os circuitos de conversão. A característica mais convencional do microinversor, por necessitar da adaptação dos níveis de tensão do modulo PV com a rede AC, é o uso de transformador de saída de baixa frequência. Como exemplo na Figura 15 o sistema de inversor com transformador de saída na linha, visto na entrada a elevação da tensão do modulo PV controlado pelo MPPT, em alguns casos opcional.





Fonte: (ABHIJIT e VINOD, 2016)

A proposta do artigo (ABHIJIT e VINOD, 2016) é inserir um transformador de alta frequência como *link* entre as partes de baixa tensão e tensão AC, com um inversor de alta frequência no primário a relação das bobinas eleva a tensão para secundário, além de isolar o gerador PV da Rede. Também é introduzido *Lossless Snubber* (suspiro sem perdas) para a prevenção de surtos de alta tensão sobre as chaves proveniente de *leakage inductance* (indutância de fuga) do transformador.



Figura 16 – Inversor PV com elevação de tensão por transformador de alta frequência.

Fonte: (ABHIJIT e VINOD, 2016)

A verificação da proposta foi realizada utilizando simulação no PSIM® e protótipo de hardware em laboratório, com potência de saída de 3 kW e fator de potência unitário. Obteve a redução do volume em mais de 28 vezes comprado com o sistema de transformador de baixa frequência

2.6.3 Topologia *Boost* com Transformador de Alta Frequência Isolador

Com a ideia de adaptar a tensão já no primário do sistema o artigo (RADWAN, SAYED, *et al.*, 2018) implementa um conversor de topologia *Boost*, ao modular as chaves eleva a tensão e aciona o primário do transformador de alta frequência simultaneamente. A proposta consiste em um sistema de dois estágios para reduzir as perdas por chaveamento, um Inversor *Boost* de Alta Frequência (HFBI - *High-frequency Boost Inverter*) cascateado por Inversor Retificador (RIS - *Rectifier-Inverter System*). A saída do *Boost* gera uma forma de onda quadrada de 10 kHz sobre o transformador para o secundário acoplar no estágio do retificador. O esquema da proposta é mostrado na Figura 17.

Figura 17 – Topologia proposta, para inversor *boost* no primário com transformador de alta frequência isolando as partes DC e AC.



Fonte: (RADWAN, SAYED, et al., 2018)

Os resultados foram simulados com PSIM® e implementado em laboratório. Nas simulações mostradas na Figura 18 ficou evidenciado o bom desempenho na geração do *Link-DC* e geração AC em ternos de estabilidade do sinal. E nos resultados práticos o autor relata o bom desempenho do sistema em elevar a tensão de entrada podendo lidar com ampla faixa de tensão de entrada.

Figura 18 – Resultados nas formas de onda para simulação, mostra os sinais da rede e *Link-DC*.



Fonte: (RADWAN, SAYED, et al., 2018)

3 METODOLOGIA

Nessa parte está definido os procedimentos utilizados para alcançar o objetivo do trabalho, assim como as técnicas e abordagens. Visando o propósito do trabalho em desenvolver um equipamento para inversão de energia elétrica captada por módulos PV para rede AC residencial.

Para alcançar os objetivos a estratégia é buscar um a um dos pontos indicados nos objetivos específicos, em uma ordem que permita desenvolver o próximo objetivo com base nos anteriores. Começando pelas definições dos Requisitos Básicos e Elementos do Sistema com referência na pesquisa bibliográfica, é possível criar uma proposta de sistema que atenda aos requisitos. Com a redução da proposta do sistema em circuitos eletrônicos é possível implementar o *hardware*, e deixando-o flexível os modos de operação para algoritmos de controle diversos. Com *hardware* implementado é possível extrair os dados por meio das medições, explorar o comportamento dos sinais, fazer as análises e extrair os resultados.

Para avaliar os resultados a proposta é confrontar os dados capturados pelo sistema de controle com dados de instrumentos externos. Além de verificar se os valores obtidos estão dentro do especificado para a proposta do sistema.

3.1 Método de Desenvolvimento

Para começar foi preciso definir as informações de entrada para desenvolver a proposta, assim listando os requisitos para o projeto. Cada requisito define explicitamente algum caso de uso, como uma característica ou uma capacidade que o produto deve conter.

Com os requisitos bem definidos e com os conteúdos adquiridos sobre a área nos capítulos anteriores foi elaborada a Proposta de Implementação que apresenta as soluções para eletrônica. A proposta define os elementos básicos e relações entre eles em um diagrama de blocos. Então foram criados subelementos para cada bloco chegando no circuito ou na rotina final.

O método para o desenvolvimento parte do princípio de dividir a proposta de implementação em elementos unitários que possam ser verificados separadamente em implementações práticas. Em seguida integrados e verificados como um todo. Para cada situação de desvio retorna-se para etapa anterior, revendo a implementação do elemento no projeto. Isso torna o método interativo na verificação dos desvios e correções do projeto.

Para aproximar ao máximo as verificações das soluções da realidade do teste em bancada, e reduzir as etapas intermediárias de desenvolvimento, as implementações de software foram validadas diretamente sobre o hardware sem modelamento computacional prévio, com exceção dos modelamentos das chaves que passaram por otimização. Portanto, o hardware foi desenvolvido antes do algoritmo de controle, prevendo atender soluções gerais de controle.

A avaliação final dos requisitos foi feita com a instalação do equipamento em bancada onde foi realizado a coleta de dados. Os desvios nos requisitos na avaliação final foram analisados para que em implementações futuras possam ser mais bem planejados.

Na Figura 19 é apresentado o fluxograma do procedimento de desenvolvimento com cada etapa e as interações de verificação e correção da proposta. São os blocos: Definições de Requisitos, onde foram feitas as buscas pela lista de definições que foram atendidas no projeto do microinversor; Proposta Eletrônica, composição de elementos de dispositivos eletrônicos que foram elaborados para alcançar a lista de requisitos; Simulações de Verificação, confirmação da viabilidade da proposta eletrônica; Implementação do *Hardware*, executado a implementação com o resultado dos circuito simulados; Rotinas de Teste, *firmware* que criou as condições (capturando as entradas e estimulando as saídas) de teste dos circuitos no *hardware*; e por fim, Documentação, onde foi realizada a coleta das informações para relatório.



Figura 19 – Fluxo para o Método de Desenvolvimento

Fonte: O autor.

3.2 Modelamento do Sistema

Para obter uma visão mais analítica do sistema, abstraindo os elementos e os separando do todo para encontrar as relações, se busca representar o sistema em modelos particulares de acordo com análise que se pretende aplicar. Nesse trabalho foram utilizados vários tipos de modelamentos. Como por exemplo, os diagramas em blocos que foram utilizados para uma visão geral do sistema, os esquemáticos genéricos para circuitos conceituais, os fluxogramas para algoritmos, os modelos matemáticos e os gráficos de sinais para análise da resposta do sistema, os algoritmos genéricos para a verificação do controle, entre outros. Para ampliar a capacidade de análise dos modelamentos foi utilizado o auxílio de ferramentas computacionais. Tais

como, ferramenta gráfica de desenho representativo, simuladores de circuito, interpretadores de alto nível para cálculos numéricos, entre outros.

Na sequência dos subtópicos são apresentadas algumas das ferramentas que foram usadas no modelamento do sistema.

3.2.1 Análise de sinais

Para a análise de sinais com modelos matemáticos foram utilizadas simulações em softwares, gerando gráficos que representam o comportamento em várias configurações de parâmetros e dinâmicas de sinal de entrada. O software utilizado para o processamento numérico foi:

 PythonTM: É uma linguagem de programação interpretativa com plataforma livre, que fornece vários pacotes para uso com matemática computacional, exemplo do "*NumPy*" que suporta matrizes multidimensionais e possui uma larga coleção de funções matemáticas;

3.2.2 Análise de Circuitos

Para a proposta eletrônica, os circuitos foram desenhados para atender os blocos originados nos requisitos, que passaram por uma série de análises por ferramentas especializadas em simulações, com a intensão de validar a proposta eletrônica. A ideia foi simular as partes do sistema eletrônico primeiramente antes de integrá-las. Mantendo desacoplada as funções dos circuitos, deixando para o sistema digital a interação entre as funções.

Nas simulações foram extraídos os gráficos com as formas de onda para avaliar o comportamento dinâmico dos circuitos e o dimensionamento dos componentes. Assim como realizado o teste conceito dos circuitos, explorando particularidades de cada abordagem nas soluções.

Foi utilizado a ferramentas para os circuitos de pequenos sinais:

 Ltspice ®: É um software simulador de circuito analógicos de modelos SPICE, faz a captura de esquemáticos e visualizador de forma de onda, além de aplicar algumas outras analises como AC, transientes e outros.

3.3 Sistema Embarcado

Para obter a execução dos algoritmos de controle complexos é necessário um sistema digital de processamento que fique integrado a eletrônica. Contendo uma plataforma completa com unidade de processamento, a CPU, memórias para as instruções, a ROM, memórias para registro das variáveis, a RAM, portas digitais/analógica de entradas e saídas e canais de comunicação externa. Além de módulos dedicados para tratamento de sinais, geradores de modulação PWM e entradas de comparadores de tensão e outros. O sistema de processamento contém canais de interrupção do fluxo principal para tratar eventos de hardware de alta prioridade, com baixo nível de latência ao interromper a rotina principal e atender a rotina de interrupção.

Os algoritmos desenvolvidos para execução no sistema embarcado normalmente são complexos e de alto desempenho, tornando necessário a utilização de tecnologia de linguagem de programação de mais alto nível com otimização de código. Em situações especializadas rotinas desenvolvidas em instruções de máquina, nativa da CPU, são necessárias.

3.3.1 Plataformas de softwares

As plataformas de desenvolvimento de software normalmente envolvem uma série de software com funções especializadas. Começando pelo editor de código, onde são redigidas as instruções segundo as definições da linguagem para compor o código fonte. No compilador o código fonte é analisado e verificado para gerar objetos que são transformados em instruções de máquina.

Para esse trabalho foi utilizado a tecnologia em linguagem C/C++, com a plataforma de software IAR *Embedded Workbench*, para gerar os executáveis para o microcontrolador. Também junto a essa plataforma foi utilizado pacote de software com rotinas de tratamentos dos periféricos TIVA-C.

3.3.2 Microcontroladores

Os circuitos analógicos, como sensores e acionadores, preparam os sinais para entrada e saída no circuito microprocessado onde é executado a aplicação de controle. O microcontrolador escolhido contém módulos integrado e dedicado ao tratamento dos sinais do sensoriamento e acionamento das chaves, como conversores ADC, geradores de PWM e comparadores de tensão. Esses módulos permitem o tempo de resposta a anomalias da rede, protegendo o sistema de falhas com consequências fatais.

O microcontrolador escolhido foi da família ARM, especificamente do fabricante Texas Instruments para aplicação do controle e processamento dos sinais. A linha para essa aplicação desse fabricante é TM4C. Especificamente o dispositivo TM4C123GH6PM, com as características básicas de 32-bit ARM Cortex-M4F com 80MHz de clock, 256kB de ROM e 32kB de RAM com várias opções de módulos de acionamento e entradas analógicas. (TEXAS INSTRUMENTS, 2014). Na Figura 20 é apresentado um diagrama com a representação dos módulos que integram o microcontrolador.



Figura 20 – Diagrama em blocos de alto nível para TM4C123GH6PM.

Fonte: (TEXAS INSTRUMENTS, 2014).

Outro dispositivo para o trabalho é o modulo ESP32-WROM com Wi-fi integrado do fabricante ESPRESSIF, que permite o registro dos dados coletados a ser transmitidos para o supervisório.



Figura 21 – Diagrama em blocos para ESP32-WROOM-32UE.

Fonte: (ESPRESSIF SYSTEMS, 2021).

3.4 Monitoramento

Para a coletas de dados e acompanhamento do sistema em campo durante a etapa de teste é necessário registrar localmente as variáveis do sistema a ser transmitido via conexão de internet para um banco de dados salvar no decorrer de todo o teste. Além de registar os dados no banco de dados o acompanhamento exige um modo de visualizar os dados de maneira amigável por meio de gráficos. Para essas duas questões, registro e visualização, é previsto o uso das tecnologias de banco de dados MySQL e visualizador Grafana.

- MySQL: É um sistema de gerenciamento de bancos de dados que utiliza a linguagem SQL para interface dos comandos;
- Grafana: É uma aplicação web conectada ao banco de dados para gerar visualizações interativas por meio de tabelas, gráficos e alertas.

3.5 Conversores de tensão

Para um sistema de múltiplos níveis de tensão os conversores de tensão são elementos fundamentais, que permitem alimentar circuitos de baixa tensão com fontes de tensão elevada, com ampla faixa de tensão de entrada e saída regulada. Para o sistema de inversão PV essa complexidade se agrava por se tratar de tensão de entrada variável em nível intermediário, acionando chaves de potência em nível de

tensão mais elevada. Além do agravante do circuito dos módulos PV ter a restrição do aterramento isolado da rede de energia, para evitar a fuga de corrente para a terra.

Para isso vou apresentar em seguida as técnicas aplicadas no desenvolvimento do trabalho para atender essas questões. São exemplos, de rebaixadores de tensão para o sensoriamento, divisores de tensão e conversores *flyback* para alimentação dos circuitos digitais.

- Divisor de tensão: É um circuito com resistores em série, que tem a saída a partir de uma derivação na malha do circuito. Útil para realizar a sondagem da tensão em fontes com níveis superior de tensão.
- Conversor Fly-back: É um circuito conversor chaveado com isolação galvânica entre a entrada e saída, que permite rebaixar tensões altas de entrada para tensões mais baixas de saída (também tem uso na elevação de tensão). Normalmente tem aplicação na fonte de alimentação do circuito de controle.
- Conversor Buck: É um circuito conversor chaveado sem isolação galvânica, que rebaixa a tensões de entrada. Tem a vantagem de ser um circuito mais simples em termos de indutor que o circuito conversor Fly-back;
- Conversor Boost: É um circuito conversor chaveado sem isolação galvânica que eleva a tensão de entrada. Tem aplicação na adaptação da tensão de alimentação em circuitos de acionamento de potência intermediária, como circuitos acionador de chaves e outros.

3.6 Condicionador de sinais

A variável principal para um sistema de conversão de energia é a potência, que é obtida por meio da leitura de tensão e de corrente, em um dado ponto no sistema. Todos os sinais são processados como tensão nos circuitos analógicos e assim entram no circuito digital. Os pontos de medidas de tensão são sondados por divisores de tensão, e as medidas de correntes convertidas para tensão com resistores série de baixa resistência, usando a técnica de *shunt* ou dispositivo de Efeito *Hall*. Portanto, deve existir no sistema circuitos adaptadores de sinais, que adaptam os sinais de saída dos sensores para entrada no sistema digital. São denominados *Condicionadores de Sinais*, os circuitos que recebem o sinal do sensor, condicionam a escala, a banda de frequência passante, aos limites de tensão e a impedância de saída, deixando-os adequados para entrada do próximo estágio do sistema, que para este trabalho é o conversor ADC do MCU.

Na Figura 22 é apresentado o circuito genérico para um condicionador de sinal, que foi usando para condicionar o sinal do sensor de corrente. O resistor R1 está em série com a carga e gera tensão em função da corrente, o amplificador com entrada em alta impedância aplica ganho para ajustar a escala de tensão, o circuito filtro passa baixas, R4 e C1, retira a componente de alta frequência e os diodos D1 e D2 limitam a tensão de saída dentro da faixa da tensão de alimentação.

Figura 22 – Circuito condicionador de sinal, usando para sensor de corrente.



Fonte: O autor.

3.7 Chaves Eletrônicas de Potência

A bloco central de um sistema inversor é o sistema de chaveamento de potência, especificamente as chaves eletrônicas tornam os sistemas de conversão de energia estático possível hoje.

Aqui é apresentar a tecnologia da chave explorada para aplicação nesse trabalho. Como as principais caraterísticas da condição de operação e controle.

Com vista nas especificações elétrica para um sistema residencial comum, como tensão de 220 *Vca*, corrente de 10 *A* e frequência de operação de 60 *Hz* as chaves da tecnologia MOSFET (*Metal-Oxide-Semiconductor Field-Effect Transistor*) atende perfeitamente as especificações. Como exemplo, MOSFET IRFP460 do fabricante Vishay.

4 DESENVOLVIMENTO E RESULTADOS OBTIDOS

Seguindo como descrito o plano de desenvolvimento da metodologia, os sub tópicos a seguir vão expandir ao máximo cada uma das etapas para a implementação do Inversor PV, buscando primeiramente mapear todos os requisitos que se almeja contemplar, para então apresentar as propostas e executar cada uma em um ciclo de verificação e aperfeiçoamento, para no fim realizar a verificação de todo o sistema com a operação esperada.

4.1 Definições dos requisitos

Para orientar a definição dos requisitos são listadas algumas premissas, são elas:

- Entrada para apenas um modulo PV;
- Modulo PV de nominal até 300 Watts;
- Padrão de tensão da rede residencial monofásica;
- Atender as normas locais, ABNT e NRB, para o equipamento;
- Segurança de operação;
- Alta eficiência do sistema;
- Monitoramento remoto.

Na

Tabela 1 é apresentado a lista com as definições dos requisitos, as características e especificações de operação, orientada pelas premissas listas acima, fortemente referenciadas na normal NBR-16149. Os requisitos gerais são:

- Um canal de MPPT;
- Modulo PV com isolação galvânica da rede;
- Conectividade Wi-fi;
- LEDs status visualização externa;
- Desligamento automático da rede;
- Proteção de entrada;
- Proteção de saída

Tabela 1 – Lista de definições dos requisitos para Inversor PV.

Descrição	Valor
Transferência de potência do sistema	300 W
Tensão máxima de entrada	48 V
Corrente máxima de entrada	10 A
Tensão de operação gerador	22-48 V
Faixa de tensão da rede	150-280 Vac
Máxima saída de corrente para rede	3 A
Intervalo de frequência da rede	57-63 Hz
Eficiência do sistema	>95 %
Consumo a noite	50 mW
Distorção harmônica total	<3 %
Temperatura ambiente de operação	0-60 °C

Fonte: O autor.

4.2 Teoria geral de funcionamento

Para conseguir teorizar sobre o funcionamento do sistema foram criadas hipóteses dos elementos gerais de conversão de energia, acionamento, sensoriamento e controle, tentando explorar e definir nessa ordem os elementos.

Para identificar os elementos de conversão de energia do sistema foi feito o diagrama de blocos geral caracterizando cada bloco pelo tipo e nível de tensão, visto na Figura 23. Com esse diagrama ficam evidentes os estágios de transformação de tensão necessários para chegar no sinal AC partindo da tensão DC do gerador, sendo a tensão AC aplicada a carga no formato especificado para rede. Na Figura 24 é mostrado a sequência de blocos de conversões para obter as tensões previstas. Pode se comparar com diagrama da Figura 10 e ver que existe coerência com o que foi estudado.

Figura 23 – Blocos com as tensões da conversão de potência.



Fonte: O autor.

Figura 24 – Elementos obter as tensões previstas.





Para o acionamento do primário foi implementado a meia ponte H com duas chaves ativas para acionar o conversor em topologia *flyback*. E uma ponte H completa com quatro chaves para modular a onda senoidal sobre o filtro de saída.

Para permitir o controle do acionamento e obter as tensões e correntes sobre o conversor foi implementado o sensoriamento das tensões em cada etapa, assim como a tensão da rede com o inversor desconectado. Para o controle da potência entregue a rede, a medição da corrente AC chegando na carga foi implementada, além do sensoriamento da corrente de pico no indutor do primário.

E por fim no mapeamento dos elementos básicos para criar uma teoria de operação foi definido os estados gerais de operação do Controle do Sistema, como:

- Desenergizado Totalmente desenergizado pelo gerador PV;
- Espera Em espera, sistema de controle energizado monitorando gerador e rede;
- Sincronizado Gerando tensão sincronizada e equalizada com rede;
- Conectado Neutro Conecta à rede de modo neutro, sem transferir energia a rede;
- Rampa Ascensão da transferência de potência;
- Ponto de Máxima Potência Transferência de máxima potência;
- Anomalia Detectou anomalia na rede, ou no gerador.

Com a definição geral dos estados do Controle do Sistema, é concluído que existe a necessidade de no mínimo três algoritmos de controle, para a busca do Ponto de Máxima Potência (MPPT); para busca da Frequência da Rede (PLL - *Phase*-

Locked Loop) e para Controle de Corrente sobre a carga segundo o ponto ótimo do gerador PV.

Com os elementos e estados teóricos previamente definidos pode se tentar criar uma descrição teórica de como fica a operação do sistema do microinversor. Com as condições mínima de tensão para partir a fonte de alimentação do sistema, o sistema de controle microcontrolado parte e inicializa o algoritmo de operação, colocando o sistema em um modo de Espera que monitora as tensões do gerador PV e rede. No momento que a tensão de entrada chegar em um patamar mínimo acima do especificado, o conversor do primário gera modulação para elevar a tensão do barramento DC a tensão de pico da rede. Com a captura dos pulsos do cruzamento por zero e fase sincronizada, mantendo sincronizado pela malha de controle do PLL. Com a sincronização, dispara a modulação PWM senoidal sobre o acionamento da ponte H. Após o período de equalização da fase e amplitude com a rede o sistema faz a conexão através de chave de duplo polo, a transferência de energia se mantém neutra por um breve período de verificação de anomalia. Com o conversor conectado à rede é iniciado a transferência de potência. O algoritmo de MPPT integra a ascensão da potência indicando o ponto de estagnação da rampa e decréscimo caso mudança na geração. Ao finalizar a transição da Rampa entra no estado de Ponto de Máxima Potência, monitorando a geração no gerador fazendo a modulação de acréscimo e decréscimo da corrente.

O estado de Anomalia pode ter várias origens, do próprio sistema, uma pane, pode ser externa, flutuações na Rede além dos limites de tensão adequados a operação, sub e sobre tensão. Anomalia no gerador PV, como redução da potência ao nível mínimo ou tensão elevada por falha no dimensionamento. Para todos esses casos a Falha Segura do sistema é deixar de consumir do gerador PV e se desligar da rede. A sequência de desligamento é neutralizar o acionamento das chaves de modulação simultaneamente e em seguida desligar a chave de duplo polo. Com o desligamento da rede o sistema retorna ao estado de Espera, e todas as temporizações das transições devem seguir as definições da (ASSOCIAÇÃO BRASILEIRA DE NORMAS TÉCNICAS, ABNT, 2013)

4.3 Proposta para eletrônica

Com a definição dos requisitos e a teoria geral do funcionamento é apresentada a proposta do sistema eletrônico. A apresentação é feita usando um diagrama de blocos dos elementos gerais, na Figura 25.





Fonte: O autor.

Cada um dos elementos é detalhado nos sub tópicos a seguir.

4.3.1 Modulo PV

O módulo PV é especificado de acordo com as especificações de entrada do microinversor. Como é apresentado na

Tabela 1 os parâmetros de Potência, Tensão de Entrada Máxima, Corrente Máxima e Tensão de Operação.

4.3.2 Instalação Elétrica

A previsão de instalação do microinversor é junto ao módulo PV. O cabo de saída do modulo é interligado passando por um prensa-cabo e conectado ao equipamento por bornes. A interconexão com a rede acontece pela saída de cabo até um caixa de junção junto a edificação que contêm a instalação do sistema.

4.3.3 Proteção de Entrada

A proteção de entrada evita que alguma falha no equipamento gere um curtocircuito nos terminais do módulo PV e ocasione aquecimento ou danifique o módulo. O dispositivo de segurança previsto é um fusível dimensionado para o pior caso de corrente por um período demasiado.

4.3.4 Anti-retorno de Corrente

Evita o retorno de corrente ao modulo PV vinda do filtro de entrada do inversor. Para essa implementação vou considerar que o próprio modulo PV contenha o diodo de anti-retorno intrínseco no módulo.

4.3.5 Capacitor de Desacoplamento de Entrada

A entrada do sistema em baixa tensão é convertida para a tensão de pico da rede, executado por conversor chaveado. O pulso de corrente do conversor não deve chegar ao modulo PV. O modulo PV gera corrente constante que deve ser respeitada para o melhor desempenho. Para evitar os picos de corrente é aplicado um filtro capacitivo que absorve os picos de corrente do conversor.

4.3.6 Isolação do Domínio de Tensão PV

Umas das características do microinversor é a isolação elétrica dos módulos PV da rede elétrica. Além de adicionar segurança ao uso da instalação, praticamente elimina a corrente de retorno pelo aterramento, melhorando o desenho. Para obter essa característica o microinversor é concebido com transformador de alta frequência para a conversão de energia no sistema. Além de isolar as fontes de alimentação PV da Rede. Esse item é visto como uma definição geral para o sistema, em que o sistema é divido em dois domínios de alimentação, um PV e outro da Rede, com os circuitos se comunicando por isolação galvânica, como transformadores, resistores de derivação e opto-isoladores.

4.3.7 Conversor de Elevação de Tensão

Para que o microinversor consiga transferir corrente para a rede elétrica em qualquer instante da onda senoidal é preciso que a tensão DC do inversor seja maior que a tensão de pico da rede. Como os módulos geram tensão muito abaixo da tensão de pico da rede, na ordem de 40 Vdc, é necessário criar um sistema de conversor de tensão que eleve a tensão para o pico da rede. Esse circuito de conversão deve respeitar a restrição de isolação elétrica e não adicionar prejuízo a eficiência do sistema. Portanto, a solução do Conversor Elevador de Tensão é otimizada para a melhor eficiência. Foi previsto para este circuito um conversor da topologia *flyback* com grampeamento de tensão ativo no primário.

4.3.8 Retificação de Tensão Alta

É o circuito que retifica a tensão gerada pelo Conversor de Elevação de Tensão aplicada ao filtro no Barramento DC.

4.3.9 Barramento DC de Tensão Alta

Tem a função de suprir o circuito de chaveamento do microinversor. É formado apenas por um filtro capacitivo, mas tem um papel crucial no desempenho do sistema. Neste ponto a tensão deve ser constante independente das variações da geração. E o circuito de chaveamento deve respeitar a capacidade da geração para a tensão ficar estável.

4.3.10 Chaves de Modulação PWM

Nessa etapa junto com o Filtro de Saída é realizado a conversão da tensão DC para tensão AC da rede elétrica. A modulação das chaves é gerada em sincronismo com a rede para desenvolver a corrente AC constante, determinada pela captação. A topologia mais básica atende a necessidade do microinversor, neste caso a ponte H completa foi implementada. E de acordo com a modulação é escolhido entre Unipolar e Bipolar

4.3.11 Filtro Passa Baixas de Saída

O Filtro de Saída impede que os pulso de corrente de alta frequência cheguem à rede elétrica. Um dos requisitos que é atendido por meio do Filtro de Saída é a garantia da redução da Distorção Harmônica, a níveis adequados. O filtro foi projetado usando da topologia LCL com frequência de corte superior da rede, o objetivo é retirar todo o espectro de frequência superior a frequência da rede. O filtro foi otimizado para a melhor transferência de corrente pelo menor volume dos indutores e capacitor.

4.3.12 Filtro EMI AC de Saída

Para os requisitos de diretivas normativa de Compatibilidade Eletromagnética foi considerado uso do filtro EMI/EMC. Circuito formado por uma rede de capacitores e indutores filtrando ruído em modo comum da saída para o aterramento. Estes são recursos utilizados para os casos em que não foi obtido sucesso na redução da emissão por meio da estratégia de modulação. Por isso é previsto deixar esperas para o filtro de EMI, para em caso de verificar níveis prejudiciais de emissão a rede, aplicar o filtro.

4.3.13 Proteção de Saída

Para o caso de ocorrer algum tipo de pane no equipamento como curto-circuito das chaves e falha do circuito de desligamento. Foi previsto um dispositivo que desligue definitivamente o equipamento da rede, como um fusível dimensionado para corrente acima da capacidade do equipamento.

4.3.14 Conexão com Rede

O microinversor só será ligado à rede quando estiver com as condições de geração e o sistema de rede elétrica estiver adequado com os níveis de tensão e estabilidade. Para isso foi usado relé com chave dupla para seccionar a conexão do neutro e fase da rede.

4.3.15 Sensor de Tensão de Entrada

O sensoriamento da tensão de entrada dos módulos PV é um dos parâmetros para desenvolver o algoritmo de busca do ponto de máxima potência (MPPT). Para esse circuito foi previsto a sondagem da tensão de entrada com divisor de tensão.

4.3.16 Sensor de Corrente de Entrada

Assim como o Sensor de Tensão de Entrada o Sensor de Corrente de Entrada tem a função de gerar o parâmetro de corrente para o algoritmo de ponto máximo de potência do modulo PV. Também, para detectar o pico de corrente que o conversor do primário está aplicando sobre o indutor.

4.3.17 Acionamento das Chaves Elevação de Tensão

Foi escolhido duas chaves para Conversor de Elevação de Tensão, uma com referência no comum do domínio de tensão do PV e outra com referência na tensão Vdc do módulo. Para o acionamento da chave com referência ao comum um circuito de *buffer* de corrente atende, agora para a chave de referência no Vdc é necessário além do *buffer* de corrente, um circuito de elevação da tensão do acionamento, *bootstrap voltage*, e outro circuito para deslocamento de tensão. A solução dada foi usar um circuito integrado *gate-driver*.

4.3.18 Sensor de Tensão Barramento DC

A tensão do Barramento DC deve-se manter estável permitindo a transferência de corrente para a rede. O sensoriamento desta tensão permite ao algoritmo de MPPT controlar a modulação do circuito de Elevação de Tensão para obter a tensão de espera. Para esse circuito é realizado o rebaixamento da tensão por meio de um divisor de tensão de alta impedância.

4.3.19 Sensor de Tensão de Saída

O monitoramento da tensão da rede AC é constante, para o sistema reconhecer se existe as condições para interligar o microinversor ou detectar anomalias da rede e

realizar o desligamento automático. O circuito para o sensoriamento é um divisor de tensão de alta impedância que rebaixa a tensão para os níveis do conversor ADC do MCU. A faixa de tensão de entrada é a mesma que especificada na

Tabela 1, de 150 a 280 Vca e para a saída de tensão do condicionador de sinais a faixa de tensão é de 3,3 V com referência em 1,65 V.

4.3.20 Sensor de Corrente de Saída

Mede a corrente que está chegando à carga através da rede AC, no intervalo de corrente +/-2,5 A, de forma isolada. A função do sensor é permitir fazer o balanço da energia que o sistema está convertendo, comparando com a entrada do microinversor. Este circuito utiliza um sensor de corrente de efeito *Hall*, detalhado no parágrafo 4.4.2.

4.3.21 Sensor de Tensão AC

Mesmo que no parágrafo 4.3.19, mas com a leitura da tensão AC diretamente da rede sem o desligamento por meio do relé.

4.3.22 Fonte de Alimentação Auxiliar

É a fonte de alimentação de todo o sistema e separação da tensão do gerador PV da rede AC. O sistema de controle fica no domínio de tensão do gerador PV, já que a maioria dos circuitos ficam no mesmo domínio, evitando assim, múltiplos canais de sinais isolados. A operação da fonte é condicionada a geração de tensão e corrente pelo módulo PV, logo deve existir o mínimo de tensão e corrente para partir a fonte e transferir energia para a rede. O circuito da fonte é um conversor chaveado da topologia *flyback*, com três saídas de tensão, uma principal de 5 V e duas auxiliares de 15 V, sendo que uma das tensões de 15 V é isolada e integrada ao domínio da rede elétrica.

4.3.23 Comunicação Wi-Fi

Para transmitir as informações de registro do sistema para a base de dados, é previsto a espera no *hardware* de um módulo com conexão Wi-Fi. Para isso é

integrado ao sistema o módulo ESP-32-WROOM, da Figura 26. O modelo de modo independente captura do Sistema de Controle as informações para gerar os registros. O circuito é alimentado pela fonte do sistema e comunica com o sistema por meio de comunicação serial TTL e I2C.

Figura 26 – Modulo ESP-32-WROOM-32 com Wi-Fi integrado.



Fonte: (ESPRESSIF SYSTEMS, 2021)

As principais características do modulo são:

- CPU Xtensa dual-core 32-bit até 240 MHz;
- Memória 448 kB ROM, 520kB SRAM, 16 kB SRAM no RTC;
- WiFi 802.11b/g/n, bit rate em 802.11n até 150 Mbps;
- Bluetooth V4.2 BR/EDR e BLE;
- Periféricos UAET, SPI, I2C, ADC e outros.

4.3.24 LEDs de Indicação

Para indicar o Status do sistema junto ao equipamento são utilizados dois LEDs de cor vermelha e um verde, status de falha e operação.

Nem todos os blocos apresentados no diagrama de blocos da Figura 25 serão implementados no *hardware*, dos blocos de controle nenhum foi implementado, focando apenas na implementação física do sistema. O bloco de conectividade WiFi foi previsto no *hardware*, mas, não foi testado ou implementado no *firmware* de teste.

4.4 Circuitos eletrônico

Apresenta se nesse tópico os fragmentos dos circuitos que compõem o sistema com referência ao diagrama de blocos da Figura 25, muitos dos blocos estão integrados no mesmo fragmento de circuito. Os circuitos apresentados estão agrupados em Conversores de Tensão, Condicionadores de Sinais, Acionamento das Chaves, Controle Digital e Fonte de alimentação.

4.4.1 Elevação de Tensão DC

Para atender as especificações de Tensão de Entrada 20-50 Vdc e Isolação galvânica de 2,5 kV do circuito do gerador para a rede elétrica, o circuito proposto usa um indutor com bobina de primário e secundário na topologia *flyback*, com a relação entre o número de voltas permite elevar a tensão do secundário, visto o esquema na Figura 27. Para otimizar a eficiência da conversão o chaveamento usa Grampeamento de Tensão Ativo sobre o indutor do primário como explorado no artigo (SPIAZZI, MATTAVELLI e COSTABEBER, 2011).



Figura 27 – Circuito do conversor de elevação de tensão DC.

Fonte: O autor.

Para validar o controle de tensão foi implementado a simulação do circuito a nível conceitual. Apresentado na Figura 28 o circuito simulado na ferramenta *LTSpice* e Figura 29 o sinal aplicado no indutor (parte superior da figura) e sinal de saída (parte

inferior da figura). A modulação PWM simula a ondulação na frequência da rede, para comprovar que o circuito com grampeamento de tensão ativo sobre o indutor permite controlar o nível de tensão da saída em uma ampla faixa.



Figura 28 – Circuita para simulação do grampeamento de tensão ativo.

Fonte: O autor.





Fonte: O autor.

Os capacitores de desacoplamento da entrada são dimensionados pela equação (4.1) do artigo (DUMAIS, ALEX; KALYANARAMAN, SABARISH, 2012):

$$C_{des} = \frac{P_{MPP}}{2\pi \cdot f_{ond} \cdot V_{mpp} \cdot V_{ond}}$$

$$= \frac{300 \text{ W}}{2\pi \cdot 2 \cdot 60 \text{ Hz} \cdot 40\text{ V} \cdot 2\text{ V}} = 10\text{mF}$$
(4.1)

Onde:

- P_{MPP} = Potência no ponto de máxima potência;
- *f*_{ond} = No caso o dobro da frequência da rede;
- *V_{mpp}* = Tensão no ponto de máxima potência;
- Vond = Tensão de ondulação;
- *C_{des}* = Capacitância de desacoplamento.

Pode se verificar que o valor da capacitância ficou um pouco acima para um capacitor comercial convencional, sendo assim escolhido associar 12 capacitores de $1000 \ \mu F/63 V$ em paralelo obtendo $12 \ mF$. Essa associação tem um efeito positivo na dissipação interna dos capacitores ao reduzir o ESR (*Equivalent Series Resistance*) total, e a rigidez dielétrica fica acima ao especificado de 50 V.

Para dimensionar os capacitores do Grampeamento Ativo de tensão C68 e C69 foi utilizado a seguinte equação:

$$C_{gram} = \frac{I_p \cdot D_{max}}{V_{max} \cdot f} = \frac{50 A \cdot 0.5}{50V \cdot 50000 Hz} = 10 \mu F \to 20 \ \mu F \tag{4.2}$$

Onde:

- I_p = Corrente de pico no indutor;
- D_{max} = Máximo Duty-Cycle considerado;
- *V_{max}* = Tensão sobre o capacitor;
- *f* = Frequência de chaveamento do conversor.

Para garantir que a tensão sobre o capacitor não será ultrapassada foi utilizado o dobro da capacitância dividido em dois capacitores. Usar dois capacitores também tem o propósito de reduzir o ESR no carregamento.

Para determinar os capacitores (C61, C76 e C78) do Barramento DC na saída do retificador é utilizado a mesma expressão que em (4.1) mas agora com valor de frequência do conversor em 50 kHz como na equação (4.3):

$$C_{dc} > \frac{P_{MPP}}{2\pi \cdot f_{ond} \cdot V_{mpp} \cdot V_{ond}} = \frac{300 W}{2\pi \cdot 50 \ kHz \cdot 300 \ V \cdot 0.2 \ V}$$

$$= 16 \ \mu F$$
(4.3)

O valor da capacitância C_{dc} deve ser maior que 16 µF. Por garantia do dimensional dos capacitores, em uma situação de ter que ampliar a capacitância foi adotado a capacitância total de 150 µF. A tensão máxima sobre estes capacitores é de 380 V.

Para o sensoriamento da corrente de pico sobre o indutor é utilizado R123 resistor de *Shunt*. Para corrente de pico foi estipulado 50 A e corrente média máxima de 12 A e uma dissipação total no resistor na ordem de 2 W, estimando a resistência na equação (4.4)

$$R_{shunt} = \frac{W}{I_{med}^2} = \frac{2W}{12A^2} = 13,8 \ m\Omega \to 15 \ m\Omega \tag{4.4}$$

Onde:

- *W* = Potência sobre resistor;
- *I_{med}* = Corrente media.

A tensão sobre o resistor na corrente de pico é de 0,75 V.

As chaves no conversor foram selecionadas com base nos parâmetros de corrente média, tensão máxima e velocidade de chaveamento. Para o transistor do primário o MOSFET FDP3632 atende as especificações de $I_d = 12 A$, $V_{dss} = 100 V$, $Q_g = 84 nC$, $R_{DS(ON)} = 7,5 m\Omega$, no encapsulamento TO220-3. Para o diodo de retificação do Barramento DC VS-4EGU06-M3 atende as especificações de $I_F = 4 A$, $V_R = 600 V$, do tipo retificador ultrarrápido.

Com a tensão do Barramento DC estável a Ponte Bipolar formada pelos transistores Q8, Q9, Q11 e Q12 podem gerar uma modulação PWM sobre o filtro passa-baixa formado pelos indutores L2 e L3 e capacitores C77e C79, mostrado na Figura 30. Para especificar os componentes do filtro LCL foi utilizado o estudo do artigo (ZHAN, LIN, *et al.*, 2012), que indica o local no espectro que a frequência de ressonância do filtro deve ficar para evitar problemas de instabilidades, como em (4.5), onde a frequência de ressonância de ser 10 vezes a frequência da rede e pelo menos a metade da frequência do PWM .

$$10 \cdot \omega_B < \omega_{res} < 1/2 \cdot \omega_{PWM} \tag{4.5}$$

Para determinar o valor da indutância de entrada do filtro L_2 a corrente de ondulação sobre L_2 deve ficar entorno de 20 % da corrente que circula no filtro, conforme a equação (4.6).

$$L_2 \ge \frac{U_{dc}}{8 \cdot I_{ond} \cdot f_{PWM}} = \frac{220 V}{8 \cdot 0.6 A \cdot 50 \ kHz} = 917 \ \mu H \to 1 \ mH \tag{4.6}$$

Onde,

- U_{dc} tensão DC sobre o filtro;
- *I*ond corrente de ondulação em *L*₂;
- f_{PWM} frequência da portadora.

Para o valor capacitor C_T a regra é o capacitor ter potência menor que 5% da potência do filtro para evitar alta potência reativa. Na equação (4.7) é determinado o valor estimado para C_T , foi testado o valor inicial dado pela equação, mas a frequência ficou fora do intervalor válido, sendo P_{filtro} a potência do filtro, f_B a frequência da rede e U_{linha} a tensão da rede.

$$C_T \le 5\% \cdot \frac{P_{filtro}}{3 \cdot 2\pi \cdot f_B \cdot U_{linha}^2} = 0.05 \cdot \frac{300 W}{3 \cdot 2\pi \cdot 60 Hz \cdot 220V^2}$$

$$= 274 nF \to 470 nF$$
(4.7)

Sendo a frequência de ressonância f_{res} dada pela equação (4.8), C_T capacitância total de C77 e C79.

$$f_{res} = \frac{1}{2\pi} \sqrt{\frac{L_2 + L_3}{L_2 \cdot L_3 \cdot C_T}} = \frac{1}{2\pi} \sqrt{\frac{1mH + 470\mu H}{1mH \cdot 470\mu H \cdot 470nF}} = 12,98 \, kHz$$
(4.8)

O Valor L_3 é escolhido de modo arbitrário a ajustar a sintomia do filtro.





Fonte: O autor.

A resposta em frequência do filtro LCL é mostrado no gráfico de Bode da Figura 31, pode ser verificar que a frequência modulada de 60 Hz não teve atenuação aparente e na frequência da portadora PWM a atenuação é de -50 dB.

Figura 31 Resposta em frequência da saída do filtro LCL.



Também foi simulado aplicando a modulação bipolar PWM através do barramento de 310 DC, na Figura 32 mostra o circuito simulado. A Ponte Bipolar foi simulada com uso de uma fonte dependente, assim simplificando a simulação. A geração do sinal PWM foi feita comparando a forma de onda Dente de Serra com sinal senoidal em que o *Duty-cycle* muda em função da amplitude da senoide. Na Figura 33 o sinal aplicado na entrada do filtro, o gráfico apresentado é um fragmento do período total por conta da densidade de transições. A saída do filtro é mostrada na Figura 34 o período inteiro da frequência modulada de 60 Hz.

Figura 32 – Circuito de simulação para modulação PWM sobre filtro LCL.



Fonte: O autor.





Fonte: O autor.



Figura 34 – Tensão de saída simulada do conversor DC/AC.



4.4.2 Sensoriamento de Corrente AC.

A malha de controle precisa conhecer a corrente que está sendo aplicada na rede para realizar as compreensões. Para isso foi elaborado um circuito sensor de corrente baseado na tecnologia de Efeito Hall. O Sensor é baseado no circuito integrado ACS ACS7033 que tem um canal isolado por onde passa a corrente medida e circuito alimentado a parte que retorna uma tensão proporcional ao fundo de escala de 2,5 A, circuito visto na Figura 35. Sem corrente circulado no sensor a tensão de saída fica 1,5 V e quando chega no fundo de escala de 2,5 A a saída é de 3,3 V, e para corrente negativa -2,5 A a saída é de 0 V. A saída de tensão vai para um condicionar de sinal que apenas limita a tensão no intervalo de 0-3,3 V, sendo aplicado ao canal ADC do microcontrolador. Não há um circuito de correção de escala porque a tensão de saída está na mesma magnitude entrada ADC.

Figura 35 – Circuito sensor de corrente AC.



Fonte: O autor.

4.4.3 Filtro EMI

Como providência a possíveis interferências geradas pelo circuito de chaveamento dos conversores é adicionado uma etapa de filtro em modo comum. A topologia do tipo π foi escolhida com visto na Figura 37. Para dimensionar os componentes foi seguido o procedimento em (OZENBAUGH e PULLEN, 2012), de definir a frequência de chaveamento f_{PWM} , potência de saída, atenuação em f_{PWM} e a ordem do filtro.

Começamos a determinar a frequência de corte f_c para obtermos -72 dB em $f_{PWM} = 50 kHz$, como em (4.9):

$$-72 \ dB = 40 \log_{10}\left(\frac{f_{PWM}}{f_C}\right) \to f_C = \frac{50 \ kHz}{10^{\frac{72}{40}}} = 792 \ Hz \tag{4.9}$$

Para determinar a impedância de entrada R_{in} consideramos a tensão e potência de entrada no filtro para chegar no valor em (4.10):

$$R_{in} = \frac{V_{in}^2}{P_{in}} = \frac{220 V^2}{300 W} = 161 \,\Omega \tag{4.10}$$

Por uma questão de estabilidade do filtro a impedância de saída Z_o deve ser menor que R_{in} .

Para cálculo dos valores do L e C as equações em (4.11) e (4.12), e equação (4.13) para verificar f_c em -3 dB.

$$L = \frac{R_{in}}{\omega_c} = \frac{161\Omega}{2\pi \cdot 792Hz} = 32,3 \ mH \tag{4.11}$$

$$C = \frac{1}{\omega_C \cdot R_{in}} = \frac{1}{2\pi \cdot 792 \, Hz \cdot 161 \, \Omega} = 1,24 \, \mu F \tag{4.12}$$

$$f_C^{-3dB} = \frac{1}{2\pi\sqrt{L \cdot C}} = \frac{1}{2\pi\sqrt{32,3} \ mH \cdot 1,24 \ \mu F} = 795 \ Hz \tag{4.13}$$



Figura 36 – Resposta em frequência do filtro.

Na Figura 36 mostra o comportamento do filtro, onde pode se verificar que em 50kHz a atenuação é superior a -72 dB com calculado.

O valor de L é divido entre os dois indutores do transformador em modo comum, ficando $L_1 = L_2 = \frac{L}{2}$.

Figura 37 – Circuito filtro EMI.



Fonte: O autor.

4.4.4 Proteção e Conexão com a Rede

Para conectar a saída do inversor com a rede elétrica foi adicionado um relé com corrente superior a 5 A, fazendo a ligação ou desligamento simultâneo da Fase
e Neutro da rede. Para proteção contra sobre tensão externa foi adicionado um supressor de tensão com varistor do tipo disco 275 V. Os dois fusíveis de 4 A em serie na Fase e Neutro garantem que no caso de curto-circuito será rompida a ligação com a rede. Na Figura 38 é apresentado o circuito de proteção e conexão com a rede, o relé é acionado pelo sistema de controle por meio de um transistor de junção-bipolar.

Figura 38 – Circuito de proteção e conexão com rede.



Fonte: O autor.

4.4.5 Condicionamento de Sinais

O sensoriamento captura as tensões e correntes dos pontos de interesse da transformação de potência para permitir controlar o estado do sistema. As informações que o sistema precisa são: A tensão de entrada do Gerador PV; a corrente de pico do conversor de elevação de tensão; o barramento de tensão DC; a corrente AC na saída do filtro LCL; a tensão AC na saída do filtro; a tensão AC da rede com a geração desconectada; e sinal de detecção do cruzamento por zero para identificar a frequência e fase. Como o gerador PV fica isolado da rede AC pelo conversor *flyback* os sensores também devem obter isolação, para esse caso a região que ficou restrita no sistema foi a integrada com a rede (sistema de conversão AC) e todo o restante fica no domínio da alimentação do gerador. Portanto, os sensores que recebem isolação foram do barramento DC, corrente AC, e tensões AC. Como a isolação galvânica oferece um alto custo de implementação o sensoriamento das tensões isoladas foi implementado com resistor de derivação de alto valor resistivo, fazendo a leitura do ponto de tensão de modo diferencial. Na Figura 39 é apresentado

o circuito para o sensoriamento de tensão AC, os resistores foram dimensionados para drenar menos de $60 \ \mu A$, dispostos em 4 resistores de $470 \ k\Omega$ para criar distanciamento físico da região isolada. O circuito com amplificador operacional transforma o sinal diferencial em sinal com referência no comum da fonte local.

Figura 39 – Circuito sensor de tensão AC da rede.



Fonte: O autor.

O circuito do sensor de tensão AC foi simulado para verificar o desempenho em termos de ajuste da escala e independente da tensão em modo comum da fonte de entrada. O resultado pode ser visto no gráfico plotado na Figura 40.

Figura 40 – Sinal do circuito sensor tensão AC simulado, mostra saída em função das entradas A e B.



Fonte: O autor.

As tensões de referência para os circuitos condicionadores de sinal foram estipuladas segunda as entradas das portas ADC do microcontrolador, sendo 3,3 V a janela de tensão de conversão e metade da janela a referência central para sinais alternados. Na Figura 41 mostra o circuito gerador das tensões de referência.

Figura 41 – Circuito de tensão de referência.



Fonte: O autor.

Para os sinais no domínio de tensão do gerador PV é apenas ajustado a escala antes de entrar no ADC e aplicado proteção de sobre tensão com grampeador de tensão a diodo, na Figura 42 é mostrado a implementação.

Figura 42 – Circuito de adaptação de tensão.



Fonte: O autor.

No sensoriamento de corrente de pico do conversor primário, a tensão que sai do resistor sensor de corrente recebe tratamento com filtro RC para retirar sinais de alta frequência que poderiam interferir na leitura, e ajuste de escala na tensão para entrar no ADC, o circuito é visto na Figura 43.



Figura 43 – Circuito sensor de corrente por resistor shunt.

Fonte: O autor.

Para facilitar no tempo de resposta do sistema na detecção da fase e frequência da rede, já que esse sinal pode ser gerado internamente pelo processamento digital de sinal, foi implementado um detector de cruzamento por zero com comparador de tensão regenerativo (*Schmitt trigger*), circuito da Figura 44, sinal de entrada vindo do sensor de tensão AC da rede.

Figura 44 – Circuito detector tensão de cruzamento por zero.



Fonte: O autor.

4.4.6 Acionamento das Chaves

Como já visto nas seções anteriores a modulação PWM acontece com chaves MOSFET de canal N que ficam ligadas na parte baixa da ponte, ligado ao GND, e na parte alta da ponte, ligada ao VCC. Como a chave da parte alta também é de MOSFET de canal N a excitação do *gate* (porta) deve receber tensão superior a VCC, para solucionar esse caso o dispositivo de acionamento dos *gates* usa a técnica de *bootstrap*. Nada mais é que um capacitor que receber a carga quando a chave do lado baixo da ponte estiver ativa para em seguida ser deslocado para cima do VCC, junto com circuito de deslocamento de tensão o *gate* superior consegue ser controlado no mesmo nível de tensão que o MOSFET inferior. Essa implementação é fornecida pelos circuitos integrados especializados DGD2304S8 e LM5109.

A ponte H bipolar que modula sobre filtro LCL fica no lado da rede AC logo não pode ser acionada diretamente pelo controle, tendo de ser adicionado um circuito isolador com opto-isolador para sinais digitais de alta velocidade. Essa solução é apresentada na Figura 45, para um lado da ponte sendo o outro simétrico.

Figura 45 – Circuito acionamento isolado chaves.



Fonte: O autor.

Para o conversor do primário a solução é a mesma. Porém, sem a isolação, como visto no circuito da Figura 46.

Figura 46 – Circuito acionamento não isolado.



Fonte: O autor

4.4.7 Controle Digital.

O controle digital do sistema ocorre no microcontrolador TM4C Cortex M4 do fabricante *Texas Instruments* escolhido por conta do desempenho de processamento de 100 MIPS em 80 MHz, e recursos especializados como módulo de controle PWM

e entradas analógicas de taxa de conversão até 1 Msps (TEXAS INSTRUMENTS, 2014). A conectividade do sistema para o monitoramento e intervenções de atualização de firmware são providas pelo modulo ESP32-WROOM que oferece conexão *WiFi* integrado (ESPRESSIF SYSTEMS, 2021).

A estratégia no circuito digital é capturar os sinais vindos dos condicionadores pelos canais de conversão analógica. Os sinais que entram no ADC têm taxa de atualização de até 10 ksps, considerando que os sinais dos sensores de tensão e corrente tem a frequência da rede, isso atende o tempo de resposta a mudanças e anomalias. Para um processamento mais avançado a taxa pode chegar até 120 ksps usando os 6 canais simultaneamente. Além das entradas ADC é utilizado um comparador de tensão integrado do TM4C para detectar pico de corrente no primário e captura das transições por zero da rede. Com os sinais captados o controle atua no sistema pelas saídas PWM do conversor do primário e ponte H de modulação PWM senoidal e acionamento do relé para conexão com rede.

Para integrar o modulo ESP32 foi criado dois canais, um serial TTL e outro protocolo I2C. O canal I2C permite a leitura pelo ESP32 de um bloco de dados com as informações do sistema como leitura dos sensores, estado de operação e outros, e escrever bloco de dados que parametrize a operação do sistema. O canal serial junto com as linhas de controle de Reset e Bootloader ("CTL_RST" e "CTL_BL") do TM4C permite ao ESP32 atua no modo de operação do TM4C colocando-o em modo de carregamento de firmware, a transferência ocorre via o canal serial

Na Figura 47 mostra a disposição do circuito de controle com o mapeamento dos sinais nas portas dos microcontroladores.





Fonte: O autor

4.4.8 Fonte de alimentação

O circuito da fonte de alimentação tem caráter especial para desempenho do sistema. Tendo de operar em uma ampla faixa de tensão de entrada de 20 a 50 Vdc gerando a tensão principal regulada de 5 V e duas auxiliares de 14 V sendo uma delas isolada para alimentar o circuito de acionamento das chaves da ponte H bipolar.

A topologia é *flyback* sem isolação da tensão principal com uma saída isolada para 2,5 kV. O barramento DC para modulação PWM da fonte é desacoplado pelo diodo de ante retorno e filtro, isso para proteger a fonte dos efeitos das ondulações da modulação de alta potência do primário do inversor. O circuito integrado de controle UC3842 foi escolhido, trabalhando no modo controle de corrente em DCM (*Discontinuous Current Mode*). O dimensionamento dos componentes foi desenvolvido segundo (ERICKSON e MAKSIMOVIC, 2020).

Em seguida é desenvolvido os cálculos para se terminar as correntes e tensões e selecionar o transistor e diodos, e as indutâncias das bobinas do transformador e o número de voltas para obtê-las. Na Tabela 2 são feitas as definições iniciais de operação da fonte.

Parâmetro	Valor	Unidade
Tensão de entrada mínima (Ven _{min})	10	V
Tensão de entrada máxima (Vin _{max})	52	V
Tensão de saída (Vsaida)	5	V
Corrente de saída (Isaida)	400	mA
Frequência de operação (f _{oper})	96	kHz
Ciclo ativo máximo (D_{max})	0,4	V
Tensão direta sobre diodo (V_F)	1	V
Tensão máxima sobre a chave (V_{dss})	100	V
Fator de segurança (FAZ)	1,2	-
Fator de Indutância do núcleo (A_L)	290	nH/N^2

Tabela 2 – Lista de parâmetros de entrada para dimensionamento da fonte.

Fonte	: O	autor
	• •	

Os cálculos dos valores começam pelos parâmetros intermediários como V_{OR} que é a sobre tensão sobre bobina do primário, essa tensão junto com a relação do número de voltas do primário com secundário determina a tensão de saída. A tensão V_{OR} é controlada pelo *Duty-Cycle* como em equação (4.14)

$$V_{OR} = \frac{1 - D_{max}}{D_{max}} \cdot Ven_{min} = \frac{1 - 0.4}{0.4} \cdot 10 \ V = 15 \ V \tag{4.14}$$

A indutância do secundário L_s é determinada na equação (4.15), onde $I_{saida_max} = FAS \cdot I_{saida}$:

$$L_{s} = (V_{saida} + V_{F}) \cdot \frac{(1 - D_{max})^{2}}{2 \cdot I_{saida_max} \cdot f_{oper}}$$

= $(5V + 1V) \cdot \frac{(1 - 0.4)^{2}}{2 \cdot 0.4A \cdot 1.2 \cdot 96 \ kHz} = 23.4 \ \mu H$ (4.15)

A corrente de pico no secundário I_{spk} é determinada na equação (4.16):

$$I_{spk} = \frac{2 \cdot I_{saida_max}}{1 - D_{max}} = \frac{2 \cdot 0.48 \, A}{1 - 0.4} = 1.28 \, A \tag{4.16}$$

A indutância do primário L_P como uma relação da indutância do secundário L_s na equação (4.17):

$$L_P = L_S \cdot \left(\frac{V_{OR}}{V_{saida} + V_F}\right)^2 = 23.4 \ \mu H \cdot \left(\frac{15 \ V}{5 \ V + 1 \ V}\right)^2 = 146.5 \ \mu H \tag{4.17}$$

E a corrente de pico no primário I_{ppk} na equação (4.18):

$$I_{ppk} = 2 \cdot I_{spk} \cdot \frac{V_{saida} + V_F}{V_{OR}} = 2 \cdot 1,28 A \cdot \frac{5 V + 1 V}{15 V} = 1,024 A$$
(4.18)

E for fim o cálculo no número de voltas por meio da relação $\frac{Np}{Ns}$ e A_L nas equações (4.20)(4.21)(4.19):

$$\frac{Np}{Ns} = \frac{V_{OR}}{V_{saida}} = \frac{15V}{5V} = 3$$
 (4.19)

$$N_P = \sqrt{\frac{L_P}{A_L}} = \sqrt{\frac{146,5 \ \mu H}{280 \ nH/N^2}} = 22,5 \rightarrow 23 \tag{4.20}$$

$$N_S = \frac{N_P}{N_P / N_S} = \frac{23}{3} = 7,67 \to 8 \tag{4.21}$$

O número de voltas N_{aux} para as bobinas das tensões V_{aux} de 15 V são determinadas em (4.22).

$$N_{aux} = \frac{V_{saida} + V_R}{N_S} \cdot V_{aux} = \frac{5 V + 1 V}{8} \cdot 15 V = 20$$
(4.22)

O circuito completo é apresentado na Figura 48. Além das tensões geradas pelo conversor chaveado o regulador linear de 5 V para 3,3 V gera a tensão para o circuito digital microcontrolado.



Figura 48 – Circuito fonte de alimentação do sistema

Fonte: O autor.

4.5 Implementação de Hardware

Com toda as definições a nível de circuito eletrônico e dimensionamento dos componentes é realizado a implementação do *hardware*. A Implementação constituiu em criar uma placa de circuito impresso (PCI) com os componentes montados para ser instalado em caixa resistente ao tempo.

A primeira etapa para a implementação foi aquisição das especificações dos componentes definidos para montagem, e estudo da viabilidade de compra. Com as folhas de dados dos componentes foi realizado a captura do esquema eletrônico, e a criação dos *footprints* para desenvolver o *layout* da placa. A dimensão da placa foi definida segundo as dimensões interna do invólucro e componentes.

O layout da placa foi desenvolvido com a ferramenta de software Altium Design. A abordagem na disposição dos circuitos foi separar a parte de chaveamento de alta potência o mais distante possível dos circuitos de baixa potência. Com isso em vista, o fluxo de potência ficou alinhado na parte superior do eixo principal, entrando com alimentação do gerador PV no lado esquerdo e saindo para a rede AC no lado direito. Na parte inferior do eixo principal ficam restritos os circuitos de baixa potência. Na Figura 49 é mostrado a vista superior do modelo 3D, com as marcações das regiões no *layout* para melhor identificação dos circuitos na placa. Na coberta de cor azul o circuito Conversor do Primário; na cor vermelha Conversor DC/AC de saída; na cor vermelho escuro Conexão com Rede; na cor amarela a Fonte de Alimentação; na cor cinza escuro Controle Digital; na cor lilás Acionamento das Chaves; e na cor azul escuro Condicionador de Sinais AC.



Figura 49 – Visualização, vista superior, do modelo 3D do hardware.

Fonte: O autor.

As características mais relevantes para implementação do layout da placa é a alta corrente de modulação do circuito do primário sendo necessário trilhas reforçadas suportando até 12 A de corrente média, e a isolação da rede elétrica do restante dos circuitos. Na Figura 50 pode se ver a imagem superior do layout final, usando das duas faces para realizar o trilhamento (*top* e *bottom*) em cobre de espessura de $35\mu m$, com máscara de solta e outros acabamentos.



Figura 50 – Visualização, vista superior, do layout do hardware.

Fonte: O autor.

4.6 Implementação das Rotinas de Testes

A maioria dos circuitos estão integrados ao Sistema Embarcado, com a operação dependente diretamente do sistema digital, logo a correta verificação destes elementos de circuitos, na sua maioria está atrelado a uma rotina de software na operação do microinversor. Para isso foi desenvolvido rotinas de *software* utilizadas para coletar informações do circuito e para gerar estímulos, explorando ao máxima a região de funcionamento do *hardware*. No apêndice A da seção 7 é mostrado alguns fragmentos dos códigos implementados.

4.6.1 Rotina modulação PWM para inversor do primário

A modulação da meia-ponte H do primário do inversor tem uma característica particular ela não é complementar, o lado baixo da ponte não é o sinal oposto do lado alto e vice-versa, como é caso da maioria das aplicações, porque a parte alta é ativa apenas para descarregar o capacitor de *snubber* (suspiro) em um período independente da ativação do lado baixo, e ainda sim respeitando a não ativação simultânea das chaves e tempo de espera da ativação entre elas (*Dead-band*). Como a modulação para teste é estática essa rotina envolve apenas a inicialização do modulo de PWM do microcontrolador com a geração PWM em 50 kHz com pulsos de

50 % para lado baixo e 5 % do para lado alto da ponte com desvio de fase entre eles de meio período. Procedendo da seguinte maneira a configuração:

- Habilitar o *clock* dos módulos PWM 1 e saídas 4 e 5 da porta GPIO (*General Purpose Input/Output*) E;
- 2. Configurar as saídas para modulo PWM 1;
- 3. Configurar o gerador 1 para rampa de subida e descida;
- 4. Ajustar a frequência dos pulsos em 50 kHz;
- 5. Ajustar a largura do pulso saída 2 (lado baixo da ponte) para 50 %;
- Ajustar a largura do pulso saída 3 (lado alto da ponte, chave de "grampeamento") para 5 %;
- 7. Habilitar a geração PWM e saídas.

4.6.2 Rotina modulação PWM senoidal para entrada Filtro LCL

A rotina de geração senoidal consiste em variar o *duty-cycle* da modulação PWM 100 vezes durante o período de 60 Hz. Sendo que cada meio-ciclo da senoide fica com um lado da ponte H, mantendo o lado oposto da ponte com a chave do lado baixo ativa, criando uma estratégia de modulação Unipolar (como citado em 2.5.2). Da mesma forma que na rotina do inversor do primário, a geração do PWM acontece no modulo integrado do microcontrolador, com a diferença que a modulação é variável e proporcional ao instante do ciclo da senoide. Para tratar a variação do PWM com a senoide, interrupções em 6 kHz são geradas, criando uma taxa de atualização a cada 10 ciclos de PWM, sendo a frequência da portadora de 60 kHz. Na Figura 51 é apresentado o fluxograma para rotina de geração senoidal, no bloco de inicialização são feitos as inicializações dos módulos de hardware do PWM para o meio-ciclo positivo e negativo da senoide, e da interrupção de timer para a atualização do PWM. Na rotina de tratamento da interrupção de timer os blocos são:

- Incrementa instante da senoide Faz transição para o próximo valor que será carregado no PWM;
- Transição entre ciclos Decide quando ocorre a transição dos meiociclo com base na contatem dos instantes da senoide.;
- Troca lado da ponte H e zera a contagem- Faz a mudando da polaridade do ciclo e retorna com carregamento inicial do PWM;

 Atualiza a Modulação – Transfere ao modulo PWM o valor indicado na contagem.

A sequência de valores de recarga do PWM é salva em uma tabela e buscado a cada incremento da interrupção de timer.

Figura 51 – Fluxograma para rotina de geração senoidal.



Fonte: O autor.

4.6.3 Capturas dos sinais analógicos

Para permitir a captura dos valores das entradas analógicas foi criado um canal de conversão que acumula em um *buffer* a quantidade de registro para 10 ciclos de 60 Hz com uma taxa de amostragem de 50kHz, total de 8448 words de 16 *bits*. Ao ser capturado a quantidade máxima de registros é disparado a transmissão dos dados pelo canal serial a taxa de 115200 kbps, os valores formatados com separação por ponto e vírgula. Assim como nas rotinas anteriores, a aplicação principal roda na rotina de tratamento da interrupção e a execução principal apenas transfere para o canal serial os dados coletados.

4.7 Conjunto de Teste Completo

Para realizar a etapa de Verificação do Hardware foi montado um conjunto de equipamentos de teste com fonte de alimentação DC simulando o gerador PV, uma

lâmpada incandescente simulando a carga da rede, o próprio protótipo sob teste, e os instrumentos como osciloscópio, multímetro e analisador de qualidade de energia, como apresentado na Figura 52. Em seguida a lista de materiais:

- Carga, lâmpada incandescente 100 W/220 V;
- Multímetro Fluke 15B+;
- Osciloscópio Tektronix TBS1052B;
- Fonte saída 18-28 Vdc, 400 W;
- Analisador de rede MEGADRAS MAR722;
- Protótipo de hardware para microinversor.

Figura 52 – Conjunto de equipamentos uso para realizar os testes do protótipo.



Fonte: O autor.

As etapas preliminares dos testes foram realizadas, desligando blocos intermediarias do circuito e introduzindo uma carga resistiva na saída para controlar o nível de tensão.

Nas Figura 53 e Figura 54 são mostrados a vista superior e inferior do protótipo de *hardware* utilizado para realizar os testes, a setorização do hardware foi mostrada na seção 4.5. Nas imagens não mostram, mas está previsto a montagem na parte inferior da placa uma chapa para dissipação em que os MOSFETs são parafusados com isoladores.



Figura 53 – Vista superior do protótipo de hardware.

Fonte: O autor.



Figura 54 – Vista inferior do protótipo de hardware.

Fonte: O autor.

4.8 Verificação do hardware

Com a placa montada e configuração de teste pronta, a verificação do *hardware* ocorre de modo estruturado. Realizando a alimentação do sistema por etapas para avaliar separadamente cada região do sistema, e para evitar que algum caso de falha na montagem ou execução do projeto causem danos irreparáveis ao protótipo. A verificação do protótipo começou pela fonte de alimentação, com carga isolada, seguindo para a verificação das polarizações dos acionamentos, polarizações chaves das pontes H e sensores.

Com as rotinas de testes foi verificado primeiro a leitura dos sensores, aplicando sinal externo 220 Vca para simular a tensão da rede AC. Com o sensoriamento operando foi aplicado a modulação padrão com carga mínima de 47 $k\Omega$ e tensão de 32 Vdc, na frequência de 250 Hz e ciclo constante de 50 % *duty-cycle*, e verificado o comportamento das chaves em termos da combinação da polarização. Com o fim dos testes independentes dos blocos, o sistema foi posto a operar em conjunto para obter geração de tensão AC controlada.

4.8.1 Verificação Fonte de Alimentação

Para verificar o funcionamento da fonte foram realizados testes dos parâmetros de funcionamento, como tensões de saída nominais no estado de partida, regulação e corte da entrada. Aplicando tensão de alimentação na faixa de 18 a 28 Vdc com carga padrão para 400 mA na saída principal de 5 V.

Para a **Partida da Fonte** a tensão mínima que o CI (Circuito Integrado) U2 regulador deve receber é de 16 V, como o circuito do conversor não partiu ainda a alimentação do U2 é fornecida pelo resistor R14 que carrega o capacitor C10 que então fornece energia para disparar apenas um pulso na chave do conversor. Com apenas um pulso a alimentação auxiliar de 15 V sustenta os próximos pulsos para estabilizar a partida. Como o resistor R14 é de valor $10 k\Omega$ e o circuito consome a mínima corrente antes de partir, o resistor oferece uma queda de tensão de 4 V, logo a fonte parte quando a tensão aplicada na entrada atinge 20 V. Pode se verificar o comportamento da partida analisando os pulsos sobre a chave Q1 na Figura 55, quando a tensão na entrada chega em 20 V dispara o pulso de partida, mais largo

como na imagem, seguido dos pulsos da rampa de estabilização controlado pela malha de controle em função da tensão de saída 5 V.



Figura 55 – Pulsos de partida, tensão sobre MOSFET Q1.

Na Figura 56 os pulsos da chave sobre o indutor TR1 após a estabilização da partida. Pode se verificar no detalhe da medição que o *duty-cycle* é de 40 % máximo para tensão mínima, reduz ao subir a tensão de entrada, está dentro do especificado. E a tensão de pico sobre a chave é de 44 V, abaixo do limite do MOSFET, apesar que na partida os picos ultrapassaram 100 V não houve falha no MOSFET.

Fonte: O autor.



Figura 56 – Modulação de controle estável, após partida.

Fonte: O autor.

Avaliando as **Tensões de Saída** pode se verificar a ascensão da tensão principal 5 V na Figura 57. A tensão torna estável em apenas 1,5 *ms* com sobre salto 0,1 V quase que imperceptível na escala de amplitude de 1 V. A tensão estabilizou em 4,68 V isso ocorre por quê a tensão nominal de 5 V foi revista para evitar que as tensões auxiliares de 14 V sem regulação subisse além dos limites aceitáveis, e evitar o retrabalho de rebobinagem do indutor do conversor. Essa mudança não afetou o desenho dos outros circuitos.



Figura 57 – Tensão principal de 5 V, rampa de estabilização.

Fonte: O autor.

Na Figura 58 mostra a estabilização da tensão saída de 14 V. Nesse caso pode se verificar um sobre salto de 3,2 V por 7,5 *ms*, muito além do esperado, mais justificável por causa que essa tensão não fazer parte da malha de controle da fonte, chega a 18,2 V. Com desvio de 1 V estabilizou em 15 V, não afeta a segurança do circuito.



Figura 58 – Tensão de 14 V, rampa de estabilização

Fonte: O autor.

No **Corte da Alimentação** o comportamento das tensões de saída é apresentado na Figura 59 e Figura 60, saída 5 V e saída 14 V respectivamente. O corte na alimentação ocorre quando a tensão de entrada recua abaixo de 10 V. Pode se verificar que a tensão estabiliza em 1V em 350 *ms* após o corte, com pequeno sobre salto na saída de 14 V na ordem de 0,5 V.



Figura 59 – Corte da alimentação na tensão de 5 V.

Fonte: O autor.

Figura 60- Corte de alimentação de 14 V



Fonte: O autor.

4.8.2 Leitura da Tensão da Rede

Os circuitos condicionadores de sinais adaptam as tensões dos sensores para a entrada dos canais analógicos do microcontrolador, que converte esse sinal em codificação digital, o conversor ADC ajustado para resolução de 12 bits (4096 representações) na janela de conversão de 3,3 V e taxa de amostragem de 50ksps. De modo a verificar o funcionamento dessas etapas do sistema é feito o confrontamento da forma de onda capturada pelo osciloscópio no sensor com que capturado pelo conversor ADC. As capturas não são sincronizadas, por isso a forma de onda não idênticas, mas ainda pode se comprar os parâmetros de amplitude e tempo.

Para o circuito de sensoriamento de tensão o ganho é de -55,9 dB definido pelo divisor de tensão de entrada e divisor de saída do amplificador operacional. Para a tensão de 656 Vpp (Tensão de pico a pico) capturado na entrada do sensor como visto na Figura 61, a tensão no canal analógico deveria ser 1,05 V. A tensão de Vpp capturada é de 0,94 V, como visto na Figura 62, um desvio de 10,5%. O desvio apresentado já era esperado e pode ser corrigido por software em um processo de aferição.



Figura 61 – Tensão na AC na entrada rede.

Fonte: O autor.



Figura 62 – Sinal capturado pelo canal analógico na linha AC



4.8.3 Leitura da Corrente

Para o circuito do sensoriamento de corrente AC temos a razão $400 \ mV/A$ determinado pelo próprio transdutor. Como visto na Figura 63 tem a tensão de aproximadamente 0,6 Vpp (após filtro de ruído) para uma corrente de 0,48 A eficaz. O valor tensão esperado na entrada no canal ADC para a corrente aplicada é de 0,543 Vpp, dado na equação (4.23)

$$V_s = I \cdot 2\sqrt{2} \cdot 0.4 \, V/A = 0.48A \cdot 2\sqrt{2} \cdot 0.4 \, V/A = 0.543 \, V_{pp} \tag{4.23}$$

Onde, I a corrente no sensor e V_s a tensão de resultante de pico a pico.

No gráfico na Figura 64 verificamos tensão de 0,55 Vpp. Comparando os resultados, o desvio foi de 1,3 %, muito próximo do esperado. O que parece discrepante é a leitura pelo osciloscópio que apresenta desvio de 10,5 %, podendo ser justificado pelo nível de ruido na captura.

Para verificar o parâmetro de tempo nos dois casos da leitura da corrente e tensão AC, é identificado o momento em que a onda cruza a linha do zero, na captura pelo canal analógico. Sendo a taxa de amostragem de 50 ksps o cruzamento ocorre a cada meio ciclo de 60 Hz, no intervalor de 8,33 *ms*, o passo da contagem deve ocorrer a cada 416,7 amostras. Verificando nos gráficos das Figura 61 e Figura 62 sinal cruza no zero aproximadamente em 420, 832, 1248, 1659, 2074 e 2486, o

esperado 417, 834, 1251, 1668 e 2085, desvio máximo de 2,16 %, dentro do aceitável considerando existe o próprio desvio da rede e acúmulo do desvio.



Figura 63 – Sinal na saída do sensor de corrente AC para corrente de 0,48 A.

Fonte: O autor.



Figura 64 – Sinal capturado pelo canal analógico para a corrente AC

Fonte: O autor.

4.8.4 Geração da Tensão Barramento DC

Para verificar o bom funcionamento do inversor para barramento DC é avaliada a forma de onda de tensão sobre a chave principal, a rampa de estabilização da tensão no barramento DC e sua ondulação.

Na Figura 65 a forma de onda da tensão sobre a chave modulando em 50 kHz e período ativo de 50%, pode se verificar a sobre tensão de aproximadamente 29 V gerado pelo indutor do primária quando a tensão de alimentação é 20 V. Pequeno pulso no meio período quando a chave de grampeamento de tensão se torna ativa e uma onda ressoante quando as chaves se tornam inativas. O esperado para o comportamento do sinal é de não obter a ressonância por quê o modo de operação contínuo (DCM) não torna a corrente no indutor zero, não tendo espaço para ressonâncias. A explicação para isso é a indutância do primário ter ficado abaixo do estipulado. No entanto, isso não impede de continuar com os testes. O limite de tensão de 100 V sobre a chave está sendo respeitado, atingindo apenas 63 V de pico.



Figura 65 – Sinal de tensão sobre a MOSFET Q13 meia ponte H do primário.

A tensão de saída para a partida do inversor é vista na Figura 66 pode se avaliar a rampa que demora 250 ms para estabilizar em 294 Vdc, pode se justiçar o longo

Fonte: O autor.

período de estabilização como sendo o comportamento dinâmico da carga, lâmpada incandescente, que parte com resistência baixa a frio e ao aquecer aumenta até nominal para tensão. Como a carga não está ligada diretamente sobre o barramento DC mas por meio do conversor AC pode se verificar o comportamento de ondulação 5 Vpp em 60 Hz, como mostrado na Figura 67. A ondulação para essa carga não é um problema, mas para cargas maiores pode gerar distorções na tensão AC. O barramento DC gerado atende a necessidade da geração AC, portanto pode se prosseguir.



Figura 66 – Tensão no barramento DC na partida do inversor.

Fonte: O autor.



Figura 67 – Ondulação na tensão barramento DC.

Fonte: O autor.

4.8.5 Geração da Tensão AC

Sinal na entrada do filtro

Para avaliar o desempenho do conversor DC para AC inicia analisando a modulação PWM aplicada na entrada do filtro LCL. Com a leitura diretamente sobre a saída da ponte H pode se verificar na Figura 68 a modulação unipolar com meio ciclo positivos e negativos tendo picos de tensão próximo de 300 V para ambas as polaridades. O comportamento é o esperado com exceção da ondulação sobre a linha do zero fica ordem de 40 Vpp. Com mais detalhes na Figura 69 e Figura 70 pode se ver a transição dos meio ciclos com ciclo reduzindo até zero na polaridade negativa passando por um período neutro e volta com a modulação na polaridade positiva.



Figura 68 – Modulação PWM senoidal entrada filtro LCL.

Fonte: O autor.

Figura 69 – Modulação PWM entrada filtro LCL, transição positiva.



Fonte: O autor.



Figura 70 – Modulação PWM entrada filtro LCL, tempo neutro na transição.

Fonte: O autor.

Para ter mais detalhes das frequências que compõem a modulação é apresentado a FFT (*Fast Fourier Transform*) do PWM senoidal na Figura 71. Com destaque para a portadora de 60 kHz marcado no cursor 1.



Figura 71 – FFT entrada do filtro LCL.

Fonte: O autor.

Na saída do filtro LCL é avaliado a forma de onda em termos de amplitude, período e componentes das frequências. Na Figura 72 a forma de onda senoidal com tensão de 452 Vpp e tensão eficaz de 152 V. Na Figura 73 é feito a medida com cursores da frequência fundamental de 60Hz. A carga na saída como já mencionado em 4.8.4 é uma lâmpada incandescente de 100 Watts, a corrente medida nessa tensão foi de 0,4 A, resultando em 60W.



Figura 72 – Tensão senoidal de saída do filtro LCL.

Fonte: O autor.



Figura 73 – Tensão senoidal de saída do filtro LCL, medida frequência fundamental.

Fonte: O autor.

É esperado uma queda de tensão sobre o filtro LCL. Como PWM aplicado a entrada do filtro não aplica plena tensão, mas apenas 77,5 %, a tensão eficaz na entrada é de 161 V e saída é de 152 V, a queda é de apenas 9 V, ganho de -0,5 dB. Dentro do esperado no dimensionamento do filtro.

Avaliando a componente de frequências, na Figura 74 visto a FFT do sinal de saída do filtro, pode se verificar a presença de duas frequências predominantes além da fundamental, a portadora em 60 kHz e a taxa de atualização da modulação de 6 kHz. Para ter a noção real do quanto isso representa na distorção da fundamental foi coletado foi as harmônicas com analisador de energia, a partir 2ª a 18ª, apresentado na Tabela 3, o analisador também fornece os parâmetros de THD (*Total Harmonic Distortion*) e tensão DC. Pode se verificar que a THD ficou na ordem de 1,5 %, valor dentro da espera no projeto.

O valor de tensão ficou abaixo do esperado por contato da tensão no barramento DC também ter ficado baixa e a modulação não usou o ganho máximo.



Figura 74 – FFT na saída do filtro LCL.

Fonte: O autor.

Parâmetro da medida	Valor	
60 Hz(1 ^a)	100%	
120 Hz(2 ^a)	0,20%	
180 Hz(3 ^a)	0,81%	
180 Hz(4 ^a)	0,09%	
240 Hz(5 ^a)	0,20%	
300 Hz(6 ^a)	0,01%	
360 Hz(7 ^a)	0,36%	
420 Hz(8 ^a)	0,02%	
480 Hz(9 ^a)	0,39%	
540 Hz(10 ^a)	0,05%	
600 Hz(11 ^a)	0,37%	
660 Hz(12 ^a)	0,07%	
720 Hz(13 ^a)	0,30%	
780 Hz(14 ^a)	0,05%	
840 Hz(15 ^a)	0,27%	
900 Hz(16 ^a)	0,04%	
THD(%)	1,48	
Udc	0,67 V	

Tabela 3 – Parâmetros medidos com analisador de energia.

Fonte: O autor.

4.9 Aplicação de Correções

Como previsto na metodologia os desvios na implementação do hardware foram corrigidos com intervenções no próprio protótipo, com substituições de trilhas e componentes diretamente na PCI. A seguir são apresentadas as correções realizadas no protótipo:

- Sinais no conector do JTAG ficaram trocados;
- Entradas do amplificador U8 ficaram invertidas;
- O resistor de referência do regulador de tensão U4 ficou na entrada, deveria ser na saída;
- Os sinais de saída do Gate-Drivers U3 e U6 ficam trocados;

- A carga na tensão 14V auxiliar estava interferindo na partida da fonte, foi acionado circuito com diodo e capacitor para desacoplar a carga na partida;
- Capacitor do barramento DC ficou com tensão 250 V, deveria ser de 350 V;
- O comum do circuito de acionamento da ponte H do conversor AC ficou desconectado do comum do barramento DC;
- A polaridade de acionamento dos opto-acopladores FA1 e FA2 ficaram com a lógica de acionamento invertida.

5 CONSIDERAÇÕES FINAIS

Com os resultados da etapa de Verificação do Hardware posso concluir que o objetivo foi alçando. Com a lista de requisitos básicos bem definidas, o *hardware* desenvolvido apresentou bom desempenho em converter a potência que chega do gerador PV em potência no formato da rede elétrica, de modo totalmente controlável (acionamentos e sensores), isolado eletricamente do gerador PV e com baixa distorção harmônica (THD). A fonte de alimentação, algo crítico para o bom desenho do sistema, se mostrou estável mesmo com variações de tensão de entrada. O sistema de controle digital oferece todos os recursos para executar algoritmos complexos de malhas de controle, como PLL, PID (controlador proporcional integral derivativo) e outros. O desempenho do *hardware* foi evidenciado nos testes em bancada, confrontando os sinais lidos pelos instrumentos externos com os sinais tratados pelo microcontrolador. Mesmo que a potência de saída do conversor AC não tenha chegado ao limite máximo no teste, apenas 60W, ficou longe do limite do *hardware*, não apresentado qualquer aquecimento, mesmo sem dispositivos de dissipação.

Com a revisão bibliográfica e estudos preliminares foi possível conhecer os elementos básicos e os problemas na conversão de energia para sistema de PV, partindo das características dinâmicas dos gerados e sistemas de controle necessários para integração com rede elétrica, as questões normativas e regulatórias para as instalações. As abordagens eletrônicas para viabilizar um microinversor, com os tipos de topologias de conversão, sistema de elevação de tensão para atingir a amplitude da rede, os elementos de perdas de energia na conversão, e como tornar a corrente AC apropriada para a rede com uso de filtro na atenuação das altas frequências.

A metodologia aplicada desenvolveu um papel crucial no sucesso da implementação do protótipo, ao criar o circuito e escolher os materiais (componentes) um desvio no conceito da solução causaria a perda da PCI fabricada e dos componentes adquiridos, podendo até mesmo inviabilizar os testes e verificações. Com as etapas de definições dos requisitos, proposta eletrônica e simulação da proposta, tornou mais seguro chegar na proposta implementável. No entanto, atribuo o sucesso a estratégia de reduzir os elementos da proposta em unidades
independentes, mapeando todos os elementos no diagrama de blocos da Figura 25, mesmo aqueles não implementados, mas que tinham impacto no sistema.

5.1.1 Trabalhos Futuros

Acredito que a visão que mais me motivou a realizar esse projeto tenha sido criar uma base, equipamentos e materiais, para o estuado de inversores para geração de energia PV. Por isso, segue uma lista atividades, estudos e desenvolvimentos que podem ser desenvolvidos com o *hardware* implementado:

- Analisar a eficiência global do sistema do inversor, e os elementos de perda de energia;
- Implementar as malhas de controle, para controlar a tensão do barramento DC, sincronismo com a rede, a injeção de corrente, do controle MPPT e outros;
- Conectar na rede WiFi para transmitir as informações do sistema, para monitorar e capturar dados.
- Estudar outros modos de modulação PWM, como modular o barramento DC para gerar DC pulsante e usar a ponte H de saída para "desdobrar" a tensão sobre o filtro LCL;
- Implementar o equipamento em campo para avaliar o desempenho a logo prazo;
- Associar um conjunto de microinversor em paralelo para avaliar os efeitos de interferências entre eles.

6 REFERÊNCIAS

.ABHIJIT, K.; VINOD, J. High-Frequency Transformer Based Grid-Connected Inverter Topology for Photovoltaic Systems. **IETE Technical Review**, IISc Bangalore, p. 1-4, 2016.

ASSOCIAÇÃO BRASILEIRA DE NORMAS TÉCNICAS, ABNT. **NBR 16149:** sistemas fotovoltaicos (fv) – características da interface de conexão com a rede elétrica de distribuição. Rio de janeiro/RJ: [s.n.], 2013.

DUMAIS, ALEX; KALYANARAMAN, SABARISH. AN1444 - Grid-Connected Solar Microinverter Reference Design. Microchip Technology Inc. [S.I.]. 2012.

ENERGIA SOLAR TOPSUN. g1.globo.com. **g1.globo**, 2021. Disponivel em: <https://g1.globo.com/sc/santa-catarina/especial-publicitario/top-sun/top-sun-energia-solar/noticia/2021/04/16/avanco-da-tecnologia-permite-maior-acesso-a-energia-solar.ghtml>. Acesso em: 28 jun. 2021.

ERICKSON, R. W.; MAKSIMOVIC, D. Fundamentals of Power Electronics. 3^a. ed. [S.I.]: Springer, 2020.

ESPRESSIF SYSTEMS. ESP32WROOM32E & ESP32WROOM32UE Datasheet. Espressif Systems. [S.I.]. 2021.

EXTRA ENERGIA. extraenergia. **https:** //www.extraenergia.com.br/comofunciona, 2021. Disponivel em: https://www.extraenergia.com.br/como-funciona. Acesso em: 27 Junho 2021.

HONSBERG, C.; BOWDEN, S. www.pveducation.org. **Photovoltaics Education Website**, 2019. Disponivel em: <www.pveducation.org>. Acesso em: 20 Maio 2021.

KITTEL, C. Introduction to Solid State Physics. 8. ed. New Caledonia: John Wiley & Sons, Inc, 2005.

KULKARNI, A.; JOHN, V. High-Frequency Transformer Based Grid-Connected Inverter Topology for Photovoltaic Systems. **Department of Electrical Engineering**, Bangalore, India.

MUKUND, P. R.; BEIK, O. Wind and Solar Power Systems Design, Analysis, and Operation. 3. ed. New York: CRC Press, 2021.

NEZAMUDDIN, O.; CRESPO, J.; DOS SANTOS JR, E. C. Design of a Highly Efficient Microinverter. **IEEE 43rd**, Indianapolis IN, 2016. 3463-3468.

OZENBAUGH, R. L.; PULLEN, T. M. EMI Filter Design. 3^a. ed. [S.I.]: CRC Press, 2012.

RADWAN, H. et al. Boost Inverter Topology with High-Frequency Link Transformer for PV Grid-Tied Applications. **IEEJ Journal of Industry Applications**, 6 Setembro 2018. 849–856.

RESUN SOLAR ENERGY. **RS6E-150P**. RESUN SOLAR ENERGY. Suzhou, Jiangsu Chian. 2021.

SHARKH, S. M. et al. **POWER ELECTRONIC CONVERTERS FOR MICROGRIDS**. [S.I.]: John Wiley & Sons Singapore Pte. Ltd., 2014.

SOLAREDGE. Technical Note Bypass Diode Effects in Shaded Conditions. SolarEdge. [S.I.]. 2021.

SPIAZZI, ; MATTAVELLI, P.; COSTABEBER, A. High Step-Up Ratio Flyback Converter With Active Clamp and Voltage Multiplier. **IEEE TRANSACTIONS ON POWER ELECTRONICS**, 11 November 2011. 3205-3514.

TEODORESCU, R.; LISERRE, ; RODRÍGUEZ,. Grid converters for photovoltaic and wind power systems. Chichester-UK: John Wiley & Sons, Ltd, 2011.

TEXAS INSTRUMENTS. **Tiva TM4C123GH6PM Microcontroller**. Texas Instruments. [S.I.]. 2014.

VALLDOREIS, G. VALLDOREIS-GP. **www.valldoreix-gp.com**, 2015. Disponivel em: http://www.valldoreix-gp.com/the-benefits-of-solar-trackers/. Acesso em: 21 Maio 2021.

VÁZQUEZ, G. G.; MARTÍNEZ, R. P. R.; SOSA, Z. J. M. High Efficiency Single-Phase Transformer-less Inverter for Photovoltaic Applications. **Ingeniería Investigación y Tecnología**, p. 173-184, 2015.

ZHAN, P. et al. Design of LCL Filters for the Back-to-back Converter in a Doubly Fed Induction Generator. **IEEE PES ISGT ASIA**, 2012.

7 APÊNDICE A – CÓDIGOS DAS ROTINAS DE TESTE

Figura 75 – Inicialização do hardware para captura analógica

```
// Hardware initialization
// Enable the peripherals used by this application.
   MAP_SysCtlPeripheralEnable(SYSCTL_PERIPH_ADC0);
   MAP_SysCtlPeripheralEnable(SYSCTL_PERIPH_UDMA);
   MAP_SysCtlPeripheralEnable(SYSCTL_PERIPH_TIMER0);
   MAP SysCtlPeripheralEnable(SYSCTL PERIPH GPIOE);
    // Relé
MAP SysCtlPeripheralEnable(SYSCTL PERIPH GPIOA);
   MAP GPIOPinTypeGPIOOutput (GPIO PORTA BASE, GPIO PIN 2);
   MAP_GPIOPinWrite(GPIO_PORTA_BASE, GPIO_PIN_2, GPIO_PIN_2);
   SysCtlDelay(50000);
   // ADC
    // Enable the GPIO pin for ADCO Channel 3
   MAP_GPIOPinTypeADC(GPI0_PORTE_BASE, GPI0_PIN_0);
   // Use ADC0 sequence 0 to sample channel 3 once for each timer period.
   ADCClockConfigSet(ADC0_BASE, ADC_CLOCK_SRC_PIOSC | ADC_CLOCK_RATE_HALF, 1);
   // Wait for the clock configuration to set.
   SysCtlDelay(10);
    // Enable sample sequence 0, trigger from timer.
   ADCSequenceConfigure(ADC0_BASE, 0, ADC_TRIGGER_TIMER, 0);
    // Configure step 0 on sequence 0.
   ADCSequenceStepConfigure(ADC0_BASE, 0, 0, ADC_CTL_CH3 | ADC_CTL_END |
                          ADC_CTL_IE);
   // Since sample sequence 0.
   ADCSequenceEnable(ADC0_BASE, 0);
   // Clear the interrupt status flag.
   ADCIntClear(ADC0_BASE, 0);
// Enable the ADC 0 sample sequence 0 interrupt.
   ADCIntEnable(ADC0_BASE, 0);
   // Enable the interrupt for ADC0 sequence 0 on the processor (NVIC).
   IntEnable(INT_ADCOSSO);
   // Timer
   // Configure a 16-bit periodic timer.
   TimerConfigure(TIMER0_BASE, TIMER_CFG_SPLIT_PAIR | TIMER_CFG_A_PERIODIC);
   // Set ADC sampling frequency to be 50KHz
   TimerLoadSet(TIMER0_BASE, TIMER_A, (SysCtlClockGet()/50000) - 1);
   // Enable the ADC trigger output for Timer A.
   TimerControlTrigger(TIMER0_BASE, TIMER_A, true);
   // Enable global interrupts.
   IntMasterEnable();
    // Enable Timer 0.
   TimerEnable(TIMER0_BASE, TIMER_A);
```

Fonte: O autor.

Figura 76 – Envio pelo canal serial dos registros.

```
// Send via serial channel.
// Send via serial channel.
if (uil6IndexBufferTotal >= ADC_BUF_TOTAL_SIZE)
{
    for (ui32Count =0; ui32Count < ADC_BUF_TOTAL_SIZE; ui32Count++)
    {
        UARTprintf("%d;", puil6ADCBufferTotal[ui32Count]);
    }
    while(1){};
}</pre>
```

Figura 77 – Inicialização PWM Senoidal (Parte 1).

```
*****
// Hardware initialization
_____/
 11-
 // LEDs
 11-
 // Enable the GPIO port.
 MAP_SysCtlPeripheralEnable(SYSCTL_PERIPH_GPIOA);
 // Enable the GPIO pin as an output.
 MAP_GPIOPinTypeGPIOOutput(GPIO_PORTA_BASE, GPIO_PIN_3 | GPIO_PIN_5);
            _____/
 11----
 // PWM DC
 11---
                                     _____
 // PWM peripheral must be enabled for use
 MAP_SysCtlPeripheralEnable(SYSCTL_PERIPH_PWM1);
  // Enable the GPIO port that is used for the PWM output.
 MAP_SysCtlPeripheralEnable(SYSCTL_PERIPH_GPIOE);
 // Configure the GPIO pad for PWM function on pins PE4 and PE5.
 MAP_GPIOPinConfigure(GPIO_PE4_M1PWM2);
 MAP GPIOPinConfigure (GPIO PE5 M1PWM3);
 MAP_GPIOPinTypePWM(GPIO_PORTE_BASE, GPIO_PIN_4);
 MAP_GPIOPinTypePWM(GPIO_PORTE_BASE, GPIO_PIN_5);
 // Configure PWM1 to count up/down without synchronization.
 MAP_PWMGenConfigure(PWM1_BASE, PWM_GEN_1, PWM_GEN_MODE_UP_DOWN |
                  PWM_GEN_MODE_NO_SYNC);
 // Set the PWM period to 50kHz. To calculate the appropriate parameter
 // use the following equation: N = (1 / f) * SysClk. Where N is the
 // function parameter, f is the desired frequency, and SysClk is the
  // system clock frequency
 MAP_PWMGenPeriodSet(PWM1_BASE, PWM_GEN_1, (SysCtlClockGet() / 50000));
 // Set PWM2 to a duty cycle of 20%.
 ui32GenPeriod = MAP_PWMGenPeriodGet(PWM1_BASE, PWM_GEN_1);
 MAP_PWMPulseWidthSet(PWM1_BASE, PWM_OUT_2, ui32GenPeriod / 2);
 // Set PWM3 to a duty cycle of 5%.
 ui32GenPeriod = ui32GenPeriod - (ui32GenPeriod/20);
 MAP_PWMPulseWidthSet(PWM1_BASE, PWM_OUT_3, ui32GenPeriod);
  // Invert PWM3 signal.
 MAP_PWMOutputInvert(PWM1_BASE, PWM_OUT_3_BIT, true);
 // Enable the PWM Out Bit 2 (FE4) and Bit 3 (FE5) output signals.
 MAP_PWMOutputState(PWM1_BASE, PWM_OUT_2_BIT + PWM_OUT_3_BIT, true);
 // Enable the PWM generator block
 MAP_PWMGenEnable(PWM1_BASE, PWM_GEN_1);
```

Figura 78 – Rotina de tratamento de interrupção PWM senoidal.

```
//*******
// The interrupt handler for Timer0.
)//*************
void
Timer0IntHandler(void)
{
 static bool toggleAC;
 // Clear the timer interrupt.
 MAP_TimerIntClear(TIMER0_BASE, TIMER_TIMA_TIMEOUT);
 // Increases the instant of the sine wave.
 index_sin ++;
 // Checks for half-cycle transition and resets half-cycle
 if(index_sin >= NUM_SEM_SIN)
 {
   if(toggleAC)
   {
     // Change the half cycle
     toggleAC = false;
    MAP PWMPulseWidthSet(PWM0 BASE, PWM OUT 0, 0);
    MAP_GPIOPinWrite(GPIO_PORTA_BASE, GPIO_PIN_5, 0);
   }else
   {
    toggleAC = true;
     MAP_PWMPulseWidthSet(PWM0_BASE, PWM_OUT_2, 0);
    MAP_GPIOPinWrite(GPIO_PORTA_BASE, GPIO_PIN_5, GPIO_PIN_5);
   1
   index_sin = 0;
 }
 // PWM loading
 if(toggleAC)
 {
   MAP_PWMPulseWidthSet(PWM0_BASE, PWM_OUT_0, ssin[index_sin]);
 1
 else
 {
   MAP_PWMPulseWidthSet(PWM0_BASE, PWM_OUT_2, ssin[index_sin]);
 1
}
```

Fonte: O autor.

Figura 79 – Tratamento Interrupção ADC

```
//*******
// Interrupt handler for ADC0
//********
void
ADCSeq0Handler(void)
ł
 static uint32_t len;
 // Clear the Interrupt Flag.
 ADCIntClear(ADC0_BASE, 0);
 //Transfer to general buffer
 if(uil6IndexBufferTotal < ADC_BUF_TOTAL_SIZE)</pre>
   len = ADCSequenceDataGet(ADC0_BASE, 0,
                     (uint32_t*) (puil6ADCBufferTotal+uil6IndexBufferTotal));
  uil6IndexBufferTotal += len;
 }
}
```

Figura 80 - Inicialização PWM Senoidal (Parte 2).

```
// PWM AC left
 11.
 // PWM peripheral must be enabled for use.
 MAP_SysCtlPeripheralEnable(SYSCTL_PERIPH_PWM0);
 // Enable the GPIO port that is used for the PWM output.
 MAP_SysCtlPeripheralEnable(SYSCTL_PERIPH_GPIOB);
 // Configure the GPIO pad for PWM function on pins PB6 and PB7.
 MAP GPIOPinConfigure(GPIO PB6 M0PWM0);
 MAP_GPIOPinConfigure(GPIO_PB7_M0PWM1);
 MAP_GPIOPinTypePWM(GPIO_PORTB_BASE, GPIO_PIN_6);
 MAP_GPIOPinTypePWM(GPIO_PORTB_BASE, GPIO_PIN_7);
 // Configure PWM0 to count up/down without synchronization.
 MAP_PWMGenConfigure(PWM0_BASE, PWM_GEN_0, PWM_GEN_MODE_UP_DOWN |
                     PWM_GEN_MODE_NO_SYNC);
 // Set the PWM period to 50kHz.
 MAP_PWMGenPeriodSet(PWM0_BASE, PWM_GEN_0, (SysCtlClockGet() / 60000));
 // Set PWMO to a duty cycle of 0%.
 ui32PeriodAmpl = MAP_PWMGenPeriodGet(PWM0_BASE, PWM_GEN_0);
 MAP_PWMPulseWidthSet(PWM0_BASE, PWM_OUT_0,
                      MAP_PWMGenPeriodGet(PWM0_BASE, PWM_GEN_0));
 // Enable the dead-band generation on the PWM0 output signal.
 MAP_PWMDeadBandEnable(PWM0_BASE, PWM_GEN_0, 60, 60);
 // Invert PWM0 and PWM1 signal.
 //MAP PWMOutputInvert(PWMO BASE, PWM OUT 0 BIT | PWM OUT 1 BIT, false);
 //Enable the FWM Out Bit 0 (FB6) and Bit 1 (FB7) output signals.
 MAP_PWMOutputState(PWM0_BASE, PWM_OUT_0_BIT | PWM_OUT_1_BIT, true);
 // Enable the PWM generator block.
 MAP_PWMGenEnable(PWM0_BASE, PWM_GEN_0);
                  _____
 11----
 // FWM AC high
 11---
                    _____
 // Configure the GPIO pad for PWM function on pins PB6 and PB7.
 MAP_GPIOPinConfigure(GPIO_PB4_M0PWM2);
 MAP_GPIOPinConfigure(GPIO_PB5_M0PWM3);
 MAP_GPIOPinTypePWM(GPIO_PORTB_BASE, GPIO_PIN_4);
 MAP_GPIOPinTypePWM(GPIO_PORTB_BASE, GPIO_PIN_5);
 // Configure FWMO to count up/down without synchronization.
 MAP_PWMGenConfigure(PWM0_BASE, PWM_GEN_1, PWM_GEN_MODE_UP_DOWN |
                     PWM GEN MODE NO SYNC);
 // Set the PWM period to 50kHz.
 MAP_PWMGenPeriodSet(PWM0_BASE, PWM_GEN_1, (SysCtlClockGet() / 60000));
 // Set PWM2 to a duty cycle of 0%.
 MAP_PWMPulseWidthSet(PWM0_BASE, PWM_OUT_2,
                     MAP_PWMGenPeriodGet(PWM0_BASE, PWM_GEN_1));
 // Enable the dead-band generation on the PWMO output signal.
 MAP_PWMDeadBandEnable(PWM0_BASE, PWM_GEN_1, 60, 60);
 // Invert PWM2 and PWM3 signal.
 //MAP_PWMOutputInvert(PWMO_BASE, PWM_OUT_2_BIT | PWM_OUT_3_BIT, false);
// Enable the PWM_Out_Bit_2_(PB4) and Bit_3_(PB5) output signals.
 MAP_PWMOutputState(PWM0_BASE, PWM_OUT_2_BIT | PWM_OUT_3_BIT, true);
// Enable the PWM generator block.
 MAP_PWMGenEnable(PWM0_BASE, PWM_GEN_1);
```

Figura 81 - Inicialização PWM Senoidal (Parte 3).

```
// PWM AC high
 //-----
              _____/
 // Configure the GPIO pad for PWM function on pins PB6 and PB7.
 MAP_GPIOPinConfigure(GPIO_PB4_M0PWM2);
 MAP_GPIOPinConfigure(GPIO_PB5_M0PWM3);
 MAP_GPIOPinTypePWM(GPIO_PORTB_BASE, GPIO_PIN_4);
 MAP GPIOPinTypePWM(GPIO PORTE BASE, GPIO PIN 5);
 // Configure PWMO to count up/down without synchronization.
 MAP_PWMGenConfigure(PWM0_BASE, PWM_GEN_1, PWM_GEN_MODE_UP_DOWN |
                    PWM_GEN_MODE_NO_SYNC);
 // Set the PWM period to 50kHz.
 MAP_PWMGenPeriodSet(PWM0_BASE, PWM_GEN_1, (SysCtlClockGet() / 60000));
 // Set PWM2 to a duty cycle of 0%.
 MAP_PWMPulseWidthSet(PWM0_BASE, PWM_OUT_2,
                    MAP_PWMGenPeriodGet(PWM0_BASE, PWM_GEN_1));
 // Enable the dead-band generation on the PWMO output signal.
 MAP_PWMDeadBandEnable(PWM0_BASE, PWM_GEN_1, 60, 60);
 // Invert PWM2 and PWM3 signal.
 //MAP_PWMOutputInvert(PWM0_BASE, PWM_OUT_2_BIT | PWM_OUT_3_BIT, false);
 // Enable the PWM Out Bit 2 (PB4) and Bit 3 (PB5) output signals.
 MAP_PWMOutputState(PWM0_BASE, PWM_OUT_2_BIT + PWM_OUT_3_BIT, true);
// Enable the PWM generator block.
 MAP_PWMGenEnable(PWM0_BASE, PWM_GEN_1);
                         _____/
 11----
 // Timer 0
              _____/
 //----
 // Enable the peripherals.
 MAP_SysCtlPeripheralEnable(SYSCTL_PERIPH_TIMER0);
 // Configure the two 32-bit periodic timers.
 MAP TimerConfigure(TIMER0 BASE, TIMER CFG PERIODIC);
 MAP_TimerLoadSet(TIMER0_BASE, TIMER_A, MAP_SysCtlClockGet()/6000);
 // Setup the interrupts for the timer timeouts.
 MAP_IntEnable(INT_TIMER0A);
 MAP_TimerIntEnable(TIMER0_BASE, TIMER_TIMA_TIMEOUT);
  // Enable the timers
 MAP_TimerEnable(TIMER0_BASE, TIMER_A);
 // Enable processor interrupts.
```

MAP_IntMasterEnable();